



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2018년03월19일  
 (11) 등록번호 10-1840117  
 (24) 등록일자 2018년03월13일

(51) 국제특허분류(Int. Cl.)  
 H02M 7/48 (2007.01) H02M 7/483 (2007.01)

(52) CPC특허분류  
 H02M 7/48 (2013.01)  
 H02M 2007/4835 (2013.01)

(21) 출원번호 10-2016-0093620  
 (22) 출원일자 2016년07월22일  
 심사청구일자 2016년07월22일

(65) 공개번호 10-2018-0005574  
 (43) 공개일자 2018년01월16일

(30) 우선권주장  
 1020160085518 2016년07월06일 대한민국(KR)

(56) 선행기술조사문헌  
 Keyan Shi et al., A novel start-up scheme for modular multilevel converter, Energy Conversion Congress and Exposition (ECCE), 2012 IEEE, pp. 4180-4187. (2012.09.20.)\*  
 JP2015220991 A  
 KR1020160008753 A  
 KR1020160032373 A  
 \*는 심사관에 의하여 인용된 문헌

(73) 특허권자  
**명지대학교 산학협력단**  
 경기도 용인시 처인구 명지로 116 (남동, 명지대학교)

(72) 발명자  
**한병문**  
 서울특별시 서초구 서리폴4길 8 (서초동, 상지리치빌 B동202호)

**김교민**  
 경기도 용인시 처인구 명지로 154-13, 302호 (남동)

(74) 대리인  
**송인호, 최관락**

전체 청구항 수 : 총 9 항

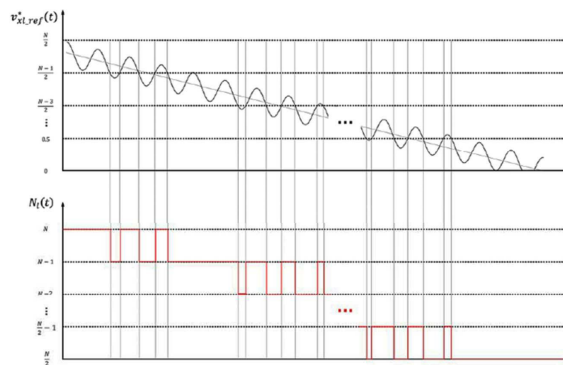
심사관 : 광인구

(54) 발명의 명칭 **송전 시스템에서 컨버터 선충전 방법 및 이를 위한 제어기**

**(57) 요약**

선충전시 추가 회로나 캐리어 요구없이 과도 전류를 최소화하는 송전 시스템에서 컨버터 선충전 방법 및 이를 위한 제어기가 개시된다. 각기 캐패시터를 가지는 N(2이상의 정수임)개의 서브 모듈들을 포함하는 서브 모듈부를 가지는 송전 시스템에서 컨버터를 선충전하는 방법은 (a) 상기 N개의 서브 모듈들을 모두 활성화시키는 단계, (b) (a) 단계 후 상기 N개의 서브 모듈들 중 일부를 스위칭 동작시키고 나머지 서브 모듈을 활성화시키는 단계 및 (c) (b) 단계 후 상기 N개의 서브 모듈들 중 일부는 비활성화시키고, 다른 일부 서브 모듈은 스위칭 동작시키며, 나머지 서브 모듈을 활성화시키는 단계를 포함한다.

**대표도** - 도3



이 발명을 지원한 국가연구개발사업

과제고유번호 20151210200080

부처명 산업통상자원부

연구관리전문기관 한국에너지기술평가원

연구사업명 산업기술혁신사업

연구과제명 IoT 기반 캠퍼스 마이크로그리드 구축 및 실증

기 여 율 1/1

주관기관 명지대학교 산학협력단

연구기간 2015.06.01 ~ 2019.05.31

공지예외적용 : 있음

---

**명세서**

**청구범위**

**청구항 1**

각기 캐패시터를 가지는 N(2이상의 정수임)개의 서브 모듈들을 포함하는 서브 모듈부를 가지는 송전 시스템에서 컨버터를 선충전하는 방법에 있어서,

- (a) 상기 N개의 서브 모듈들을 모두 활성화시키는 단계;
- (b) (a) 단계 후 상기 N개의 서브 모듈들 중 일부를 스위칭 동작시키고 나머지 서브 모듈을 활성화시키는 단계; 및
- (c) (b) 단계 후 상기 N개의 서브 모듈들 중 일부는 비활성화시키고, 다른 일부 서브 모듈은 스위칭 동작시키며, 나머지 서브 모듈을 활성화시키는 단계를 포함하되,

상기 서브 모듈들을 제어하는 제어 신호는 Ramp 함수와 cosine 함수로 이루어진 레퍼런스를 이용함에 의해 생성되는 것을 특징으로 하는 송전 시스템에서 컨버터 선충전 방법.

**청구항 2**

제1항에 있어서, (b) 단계 및 (c) 단계에서 스위칭 동작하는 서브 모듈의 개수는 1개이며, PWM 모드에 따라 해당 서브 모듈이 스위칭 동작하는 것을 특징으로 하는 송전 시스템에서 컨버터 선충전 방법.

**청구항 3**

삭제

**청구항 4**

제1항에 있어서, (b) 단계 및 (c) 단계에서 상기 서브 모듈의 스위칭 동작시 서브 모듈의 활성화 시간/비활성화 시간(High level 구간/low level 구간)의 비율이 시간이 경과함에 따라 감소하는 것을 특징으로 하는 송전 시스템에서 컨버터 선충전 방법.

**청구항 5**

제1항에 있어서, (b) 단계 및 (c) 단계에서 상기 스위칭하는 서브 모듈에 포함된 캐패시터의 전압이 상기 N개의 서브 모듈들의 캐패시터들의 전압들 중 가장 낮은 전압인 것을 특징으로 하는 송전 시스템에서 컨버터 선충전 방법.

**청구항 6**

제1항에 있어서, (c) 단계에서 비활성화되는 서브 모듈은 bypass 모드로 동작하되, 상기 N개의 서브 모듈들의 캐패시터들의 전압들 중 가장 높은 전압을 가지는 서브 모듈이 bypass 모드로 동작하는 것을 특징으로 하는 송전 시스템에서 컨버터 선충전 방법.

**청구항 7**

각기 캐패시터를 가지는 N(2이상의 정수임)개의 서브 모듈들을 포함하는 서브 모듈부를 가지는 송전 시스템의 컨버터의 선충전을 위하여 상기 서브 모듈들의 동작을 제어하는 제어기에 있어서,

레퍼런스와 전원 전압의 연산값을 특정 알고리즘에 적용하여 상기 서브 모듈들 중 활성화될 서브 모듈의 개수를 구하는 함수부; 및

상기 함수부의 출력을 이용하여 상기 서브 모듈들의 동작을 제어하는 제어 신호를 출력시키는 전압 밸런싱부를 포함하되,

상기 레퍼런스는 Ramp 함수와 cosine 함수로 구성되고,

상기 선충전시 상기 출력된 제어 신호에 따라 상기 서브 모듈들 중 일부가 스위칭 동작하고 나머지 서브 모듈이 활성화된 후, 특정 조건이 만족되면 상기 서브 모듈들 중 일부가 비활성화되고 다른 일부 서브 모듈이 스위칭 동작하며 나머지 서브 모듈이 활성화되는 것을 특징으로 하는 제어기.

**청구항 8**

제7항에 있어서,

상기 레퍼런스와 상기 전원 전압을 연산하는 전압 가변부; 및

상기 전압 가변부의 출력을 다운시키는 전압 다운부를 더 포함하되,

상기 전압 다운부의 출력이 상기 함수부로 입력되는 것을 특징으로 하는 제어기.

**청구항 9**

삭제

**청구항 10**

각기 캐패시터를 가지는 N(2이상의 정수임)개의 서브 모듈들을 포함하는 서브 모듈부를 가지는 송전 시스템에서 컨버터를 선충전하는 방법에 있어서,

bypass 모드에 따라 상기 N개의 서브 모듈들 중 일부를 비활성화시키는 단계;

pwm 모드에 따라 상기 N개의 서브 모듈들 중 다른 일부를 스위칭 동작시키는 단계; 및

나머지 서브 모듈을 활성화시키는 단계를 포함하되,

상기 서브 모듈들을 제어하는 제어 신호는 Ramp 함수와 cosine 함수로 이루어진 레퍼런스를 이용함에 의해 생성되고,

상기 서브 모듈의 스위칭 동작시 서브 모듈의 활성화 시간/비활성화 시간(High level 구간/low level 구간)의 비율이 시간이 경과함에 따라 감소하는 것을 특징으로 하는 송전 시스템에서 컨버터 선충전 방법.

**청구항 11**

삭제

**청구항 12**

제10항에 있어서, 상기 PWM 모드로 동작하는 서브 모듈의 캐패시터의 전압은 상기 N개의 서브 모듈들의 캐패시터들의 전압들 중 가장 낮은 전압이며, 상기 bypass 모드로 동작하는 서브 모듈의 캐패시터의 전압은 상기 N개의 서브 모듈들의 캐패시터들의 전압들 중 가장 높은 전압인 것을 특징으로 하는 송전 시스템에서 컨버터 선충전 방법.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 송전 시스템에서 선충전시 추가 회로나 캐리어 요구없이 과도 전류를 최소화할 수 있는 컨버터 선충전 방법 및 이를 위한 제어기에 관한 것이다.

**배경 기술**

[0002] 종래의 선충전 방법은 캐패시터들을 제 1 전압에서 제 2 전압으로 한번에 충전하는 방법을 사용하였으며, 그 결과 선충전 과정에서 과도 전류가 발생되었다. 이러한 과도 전류는 송전 시스템 내부로 흐르는 전력 스위칭 장치나 필터 등의 고장을 유발시킬 수 있다.

[0003] 따라서, 이러한 과도 전류를 감소시키기 위한 기술들이 제안되었으나, 추가 회로가 요구되거나 추가적인 캐리어

를 사용하여야만 했다. 결과적으로, 추가 비용이 발생하는 문제점이 있다.

**선행기술문헌**

**특허문헌**

[0004] (특허문헌 0001) KR 10-2016-0080021 A

**발명의 내용**

**해결하려는 과제**

[0005] 본 발명은 선충전시 추가 회로나 캐리어 요구없이 과도 전류를 최소화하는 송전 시스템에서 컨버터 선충전 방법 및 이를 위한 제어기를 제공하는 것이다.

**과제의 해결 수단**

[0006] 상기한 바와 같은 목적을 달성하기 위하여, 본 발명의 일 실시예에 따른 각기 캐패시터를 가지는 N(2이상의 정수임)개의 서브 모듈들을 포함하는 서브 모듈부를 가지는 송전 시스템에서 컨버터를 선충전하는 방법은 (a) 상기 N개의 서브 모듈들을 모두 활성화시키는 단계; (b) (a) 단계 후 상기 N개의 서브 모듈들 중 일부를 스위칭 동작시키고 나머지 서브 모듈을 활성화시키는 단계; 및 (c) (b) 단계 후 상기 N개의 서브 모듈들 중 일부는 비활성화시키고, 다른 일부 서브 모듈은 스위칭 동작시키며, 나머지 서브 모듈을 활성화시키는 단계를 포함한다.

[0007] 본 발명의 일 실시예에 따른 각기 캐패시터를 가지는 N(2이상의 정수임)개의 서브 모듈들을 포함하는 서브 모듈부를 가지는 송전 시스템의 컨버터의 선충전을 위하여 상기 서브 모듈들의 동작을 제어하는 제어기는 레퍼런스와 전원 전압의 연산값을 특정 알고리즘에 적용하여 상기 서브 모듈들 중 활성화될 서브 모듈의 개수를 구하는 함수부; 및 상기 함수부의 출력을 이용하여 상기 서브 모듈들의 동작을 제어하는 제어 신호를 출력시키는 전압 밸런싱부를 포함한다. 여기서, 상기 선충전시 상기 출력된 제어 신호에 따라 상기 서브 모듈들 중 일부가 스위칭 동작하고 나머지 서브 모듈이 활성화된 후, 특정 조건이 만족되면 상기 서브 모듈들 중 일부가 비활성화되고 다른 일부 서브 모듈이 스위칭 동작하며 나머지 서브 모듈이 활성화된다.

[0008] 본 발명의 다른 실시예에 따른 각기 캐패시터를 가지는 N(2이상의 정수임)개의 서브 모듈들을 포함하는 서브 모듈부를 가지는 송전 시스템에서 컨버터를 선충전하는 방법은 bypass 모드에 따라 상기 N개의 서브 모듈들 중 일부를 비활성화시키는 단계; pwm 모드에 따라 상기 N개의 서브 모듈들 중 다른 일부를 스위칭 동작시키는 단계; 및 나머지 서브 모듈을 활성화시키는 단계를 포함한다. 여기서, 상기 서브 모듈의 스위칭 동작시 서브 모듈의 활성화 시간/비활성화 시간(High level 구간/low level 구간)의 비율이 시간이 경과함에 따라 감소한다.

**발명의 효과**

[0009] 본 발명에 따른 송전 시스템에서 컨버터 선충전 방법 및 이를 위한 제어기는 선충전시 SM 캐패시터의 전압을 서서히 충전하며, 그 결과 과도 전류가 최소화될 수 있다. 또한, 추가적인 회로나 캐리어 요구없이 레퍼런스만을 이용하므로, 추가 비용이 발생되지 않는다.

**도면의 간단한 설명**

[0010] 도 1은 본 발명의 3상 MMC 회로를 도시한 도면이다.

도 2는 본 발명의 일 실시예에 따른 서브 모듈 제어기를 도시한 도면이다.

도 3은 본 발명의 일 실시예에 따른 선충전 과정에서의 삽입 SM 캐패시터의 개수 변화를 도시한 도면이다.

도 4 및 도 5는 본 발명의 일 실시예에 따른 선충전 과정을 도시한 회로도들이다.

도 6은 본 발명의 선충전 방법을 위한 MMC 회로를 도시한 도면이다.

도 7은 선충전 기법 없이 MMC 초기 기동시 시뮬레이션 결과 파형을 도시한 도면이다.

도 8은 Ramp 함수 레퍼런스만을 적용한 시뮬레이션 실험 결과를 도시한 도면이다.

도 9는 본 발명의 선충전 방법을 적용한 시뮬레이션 실험 결과를 도시한 도면이다.

**발명을 실시하기 위한 구체적인 내용**

- [0011] 본 명세서에서 사용되는 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서, "구성된다" 또는 "포함한다" 등의 용어는 명세서상에 기재된 여러 구성 요소들, 또는 여러 단계들을 반드시 모두 포함하는 것으로 해석되지 않아야 하며, 그 중 일부 구성 요소들 또는 일부 단계들은 포함되지 않을 수도 있고, 또는 추가적인 구성 요소 또는 단계들을 더 포함할 수 있는 것으로 해석되어야 한다. 또한, 명세서에 기재된 "...부", "모듈" 등의 용어는 적어도 하나의 기능이나 동작을 처리하는 단위를 의미하며, 이는 하드웨어 또는 소프트웨어로 구현되거나 하드웨어와 소프트웨어의 결합으로 구현될 수 있다.
- [0013] 본 발명은 예를 들어 HVDC(High Voltage Direct Current) 송전 시스템에서 MMC(Modular Multi-level Converter) 선충전 방법에 관한 것으로서, 별도의 충전 회로나 캐리어(Carrier) 요구없이 SM(Sub Module) 캐패시터를 선충전하며, 그 결과 추가 비용이 발생하지 않는다. 여기서, 선충전은 후술하는 바와 같이 2N개의 SM 캐패시터들이 각기 ( $V_{dc}/2N$ ) 전압으로 초기 충전된 상태에서 실제 동작시 동작하는 N개의 SM 캐패시터들이 각기 ( $V_{dc}/N$ ) 전압으로 충전되는 과정을 의미한다.
- [0014] 일 실시예에 따르면, 본 발명의 선충전 방법은 선충전시 모든 SM 캐패시터들의 전압을 ( $V_{dc}/N$ ) 전압으로 한번에 충전시키는 방법이 아닌 서서히 충전시킨다. 따라서, 선충전 과정에서 발생될 수 있는 과도 전류가 최소화될 수 있다. 과도 전류는 송전 시스템 내부의 전력 스위칭 장치나 필터 등의 고장을 유발할 수 있는데, 본 발명의 선충전 방법은 과도 전류를 최소화하므로 송전 시스템의 회로 소자들에 고장이 발생되지 않을 수 있다.
- [0016] 이하, 본 발명의 다양한 실시예들을 첨부된 도면들을 참조하여 상술하겠다.
- [0017] 도 1은 본 발명의 3상 MMC 회로를 도시한 도면이고, 도 2는 본 발명의 일 실시예에 따른 서브 모듈 제어기를 도시한 도면이다. 도 3은 본 발명의 일 실시예에 따른 선충전 과정에서의 삽입 SM 캐패시터의 개수 변화를 도시한 도면이고, 도 4 및 도 5는 본 발명의 일 실시예에 따른 선충전 과정을 도시한 회로도들이다.
- [0018] 도 1을 참조하면, 본 발명의 3상 MMC 회로는 전원, 상호 병렬로 연결된 3상 모듈부들(100a, 100b 및 100c) 및 모듈부들(100a, 100b 및 100c)에 각기 연결된 3상 부하로서 임피던스(Z)를 포함한다. 한편, 도 1에서는 3상 회로 구조를 도시하였으나, 3상 회로로 제한되는 것은 아니다.
- [0019] 모듈부들(100a, 100b 및 100c)은 각기 상부 서브 모듈부(110) 및 하부 서브 모듈부(112)를 포함한다. 도 1에서는 시각적 편의를 위하여 모듈부(100b)의 상부 서브 모듈부(110) 및 하부 서브 모듈부(112)에만 도면 부호를 부가하였으나, 모듈부들(100a 및 100c)도 모듈부(100b)와 동일한 구조를 가진다.
- [0020] 상부 서브 모듈부(110) 및 하부 서브 모듈부(112)는 상호 직렬로 연결되며, 상부 서브 모듈부(110)와 하부 서브 모듈부(112) 사이 노드가 해당 임피던스(Z)로 연결된다.
- [0021] 상부 서브 모듈부(110)는 순차적으로 연결된 N(1 이상의 정수임)개의 서브 모듈들(SM1 내지 SMN, 120) 및 서브 모듈(SMN)에 직렬로 연결된 인덕터를 포함한다.
- [0022] 일 실시예에 따르면, 각 서브 모듈들(120)은 전원 또는 전단의 서브 모듈을 기준으로 상호 병렬로 연결된 2개의 IGBT 스위치들(Insulated Gate Bipolar mode Transistor switches)과 IGBT 스위치들에 단자들이 연결된 1개의 캐패시터(SM 캐패시터)를 포함할 수 있다.
- [0023] 하부 서브 모듈부(112)는 순차적으로 연결된 N(1 이상의 정수임)개의 서브 모듈들(SM1 내지 SMN, 120) 및 서브 모듈(SMN)에 직렬로 연결된 인덕터를 포함한다.
- [0024] 일 실시예에 따르면, 각 서브 모듈들(120)은 전원 또는 전단의 서브 모듈을 기준으로 상호 병렬로 연결된 2개의 IGBT 스위치들 및 IGBT 스위치들에 단자들이 연결된 1개의 캐패시터(SM 캐패시터)를 포함할 수 있다.
- [0025] 전체적인 회로 구조를 살펴보면, 각 모듈부들(100a, 100b 및 100c)은 2N개의 서브 모듈들(120)을 포함한다.
- [0026] 이러한 MMC 회로에서 서브 모듈들(120)을 선충전시키는 과정을 살펴보면, 본 발명의 선충전 방법은 SM 캐패시터들의 전압을 한번에 ( $V_{dc}/N$ ) 전압으로 충전시키지 않고 도 3에 도시된 바와 같이 서서히(단계적으로) 충전시킨다.

- [0027] 구체적으로는, 선충전 과정에서 하나의 모듈부(100a, 100b 또는 100c)를 기준으로 처음에는 2N개의 서브 모듈들(120)을 활성화시키고, 기설정 시간 후에는 (2N-1)개의 서브 모듈들(120)만을 활성화시키며, 그런 후 기설정 시간이 다시 경과하면 (2N-2)개의 서브 모듈들(120)만을 활성화시킨다. 상기 선충전 방법은 위와 같이 서브 모듈(120)의 개수를 계단식으로 선택하는 과정을 통하여 최종적으로는 N개의 서브 모듈들(120)만을 활성화시킨다. 따라서, 선충전 과정에서 과도 전류가 최소화될 수 있다. 이러한 선충전 과정을 위한 제어 신호의 흐름이 도 3에 보여진다. 구체적인 제어 과정은 후술하겠다.
- [0028] 한편, 위에서는 활성화되는 서브 모듈들(120)의 수가 1개씩 감소하였으나, 2개 이상씩 감소할 수도 있다.
- [0029] 또한, 위에서는 기설정 시간을 기준으로 하였지만, 기설정 시간이 아닌 기설정 조건 만족 여부, 예를 들어 기설정 전압이 만족되면 활성화되는 서브 모듈들의 개수가 변화될 수 있다.
- [0030] 회로 구조로 살펴보면, 하나의 모듈부(100a, 100b 또는 100c)를 기준으로 초기, 예를 들어 하부 서브 모듈부(112)의 전압 레퍼런스 범위가 5.5 이상인 때에는 예를 들어 24개 서브 모듈들(120)이 삽입(insert), 즉 모두 활성화될 수 있다. 이 경우, 각 SM 캐패시터의 전압은 ( $V_{dc}/24$ )로 충전된다.
- [0031] 이어서, 하부 서브 모듈부(112)의 전압 레퍼런스 범위가 4.5 이상 5.5 미만으로 변화된 경우, 도 4에 도시된 바와 같이 상부 서브 모듈부(110)의 서브 모듈들 중 하나가 PWM 모드로 동작하고 하부 서브 모듈부(112)의 서브 모듈들 중 하나가 PWM 모드로 동작할 수 있다. 여기서, PWM 모드로 동작한다는 것은 해당 서브 모듈이 활성화/비활성화를 스위칭적으로 반복한다는 의미이다.
- [0032] 도 3의 제어 신호  $N_1(t)$ (하부 서브 모듈부 제어 신호임)를 살펴보면, N개의 서브 모듈들의 활성화와 (N-1) 서브 모듈의 활성화가 소정 시간 동안 반복적으로 수행된다. 즉, 상기 제어 신호에 따라 하부 서브 모듈부(112)의 서브 모듈들 중 하나가 PWM 동작을 하고 나머지 서브 모듈들은 활성화된다.
- [0033] 일 실시예에 따르면, 서브 모듈부(110 또는 112)의 서브 모듈들 중 SM 캐패시터의 전압이 가장 낮은 서브 모듈이 PWM 모드로 동작할 수 있다. 또한, PWM 모드로 동작하는 서브 모듈의 활성화 시간/비활성화 시간(High level 구간/low level 구간)의 비율이 도 3에 도시된 바와 같이 시간이 경과됨에 따라 감소한다.
- [0034] 계속하여, PWM 모드로 동작하는 서브 모듈의 활성화 시간/비활성화 시간의 비율이 감소하는 동안 하부 서브 모듈부(112)의 전압 레퍼런스 범위가 3.5 이상 4.5 미만으로 변화된 경우, 도 5에 도시된 바와 같이 상부 서브 모듈부(110)의 서브 모듈들 중 하나는 bypass 모드로 동작, 즉 비활성화되고 다른 하나는 PWM 모드로 동작하며, 하부 서브 모듈부(112)의 서브 모듈들 중 하나는 bypass 모드로 동작하고 다른 하나가 PWM 모드로 동작할 수 있다. 물론, 나머지 SM 서브 모듈들은 활성화된다.
- [0035] 도 3의 제어 신호  $N_1(t)$ 를 살펴보면, (N-1)개의 서브 모듈들의 활성화와 (N-2) 서브 모듈의 활성화가 소정 시간 동안 반복적으로 수행된다. 즉, 상기 제어 신호에 따라 하부 서브 모듈부(112)의 서브 모듈들 중 하나가 bypass 모드로 동작하고, 다른 하나의 서브 모듈은 PWM 모드로 동작을 하고 나머지 서브 모듈들은 활성화된다.
- [0036] 일 실시예에 따르면, 서브 모듈부(110 또는 112)의 서브 모듈들 중 SM 캐패시터의 전압이 가장 높은 서브 모듈이 bypass 모드로 동작하고, SM 캐패시터 전압이 가장 낮은 서브 모듈이 PWM 모드로 동작할 수 있다. 또한, PWM 모드로 동작하는 서브 모듈의 활성화 시간/비활성화 시간(High level 구간/low level 구간)의 비율이 도 3에 도시된 바와 같이 시간이 경과됨에 따라 감소한다.
- [0037] 한편, 하부 서브 모듈부(112)의 전압 레퍼런스 범위가 3.5 이상 4.5 미만일 때의 PWM 모드로 동작하는 시간은 하부 서브 모듈부(112)의 전압 레퍼런스 범위가 4.5 이상 5.5 미만일 때의 PWM 모드로 동작하는 시간과 동일할 수도 있고 다를 수도 있다. 이는 하부 서브 모듈부(112)의 전압 레퍼런스 범위를 기준으로 하여 활성화되는 서브 모듈들의 개수가 달라지기 때문이다.
- [0038] 위의 과정은 상부 및 하부 서브 모듈들(110 및 112)의 서브 모듈들 중 N개의 서브 모듈들이 활성화될때까지 반복적으로 수행된다. 최종적으로는, N개의 서브 모듈들의 SM 캐패시터들에 각기 ( $V_{dc}/N$ ) 전압이 충전된다.
- [0040] 이하, 이러한 동작을 수행시키기 위하여 서브 모듈들을 제어하는 제어 신호를 출력하는 서브 모듈 제어기를 도 2를 참조하여 상술하겠다. 다만, 설명의 편의를 위하여 도 2에서는 하나의 모듈부(100a, 100b 또는 100c)만을 제어하기 위한 서브 모듈 제어기를 도시하였으나, 나머지 2개의 모듈부들을 제어하기 위한 서브 모듈 제어기들의 구조 또한 도 2와 동일할 수 있다.

- [0041] 도 2를 참조하면, 서브 모듈 제어기는 상부 서브 모듈 제어기(200) 및 하부 서브 모듈 제어기(202)를 포함한다.
- [0042] 상부 서브 모듈 제어기(200)는 전압 가변부, 전압 다운부(210), 함수부(212) 및 전압 밸런싱부(214)를 포함할 수 있다.
- [0043] 하부 서브 모듈 제어기(202)는 전압 가변부, 전압 다운부(220), 함수부(222) 및 전압 밸런싱부(224)를 포함할 수 있다.
- [0044] 상부 서브 모듈 제어기(200)의 동작을 먼저 살펴보면, 전압 가변부는 전원 전압( $V_{dc}$ )의 반을 나눈 값( $V_{dc}/2$ )에서 출력 전압 레퍼런스( $v_{x\_ref}^*(t)$ )를 빼며, 전압 다운부(210)는 전압 가변부의 출력값을 SM 캐패시터의 전압( $V_c$ )으로 나누어 상부 서브 모듈 전압 레퍼런스( $v_{xu\_ref}^*(t)$ )를 구한다.
- [0045] 일 실시예에 따르면, 본 발명의 선충전 방법은 NLC modulation의 레퍼런스만을 이용하여 선충전을 수행한다. 여기서, 레퍼런스는 Ramp 함수와 cosine 함수로 구성되어 있으며, 하기 수학식 1과 같다. Ramp 함수는 N/2에서 0 까지 감소하며, 기울기의 크기로 충전 속도를 조절할 수 있다.
- [0046] 이 때, 기울기의 크기가 커질수록 충전 속도가 빨라진다. cosine 함수의 크기는 0.5로 일정하며 주파수를 f로 설정할 수 있다. 주파수 f는 서브 모듈의 IGBT 스위치의 스위칭 주파수로서, 주파수가 커질수록 충전 전류의 리플이 감소할 수 있다.
- [0047] 한편, 출력 전압 레퍼런스( $v_{x\_ref}^*(t)$ ), 상부 서브 모듈 전압 레퍼런스( $v_{xu\_ref}^*(t)$ ) 및 SM 캐패시터의 전압( $V_c$ )은 하기 수학식 2 내지 수학식 4에서 보여진다.

**수학식 1**

$$ref(t) = ramp(t) + cos(t) = V_c(-at + 0.5cos(2\pi f \cdot t))$$

[0048]

**수학식 2**

$$v_{x\_ref}^*(t) = \frac{V_{dc}}{2} \cdot MI \cdot cos(2\pi f \cdot t)$$

[0049]

[0050] 여기서, MI는 전압 변조 지수(Voltage Modulation Index)를 의미하고, f는 출력전압 주파수를 나타낸다.

**수학식 3**

$$v_{xu\_ref}^*(t) = \frac{1}{V_c} \cdot \left( \frac{V_{dc}}{2} - v_{x\_ref}^*(t) \right)$$

[0051]

**수학식 4**

$$V_c = \frac{V_{dc}}{N}$$

[0052]

[0053] 여기서, N은 상부 서브 모듈부의 서브 모듈의 개수를 나타낸다.

[0054] 이어서, 전압 다운부(210)에서 출력된 상부 서브 모듈 전압 레퍼런스( $v_{xu\_ref}^*(t)$ )는 함수부(212)로 입력된다. 함수부(212)는 입력값을 반올림하는 라운딩 함수를 연산시키는 역할을 하며, 즉 상부 서브 모듈 전압 레퍼런스( $v_{xu\_ref}^*(t)$ )를 라운딩 함수 연산하여 상부 서브 모듈부(110)의 서브 모듈들 중 삽입될, 즉 활성화될 서브 모듈들의 개수( $N_u(t)$ )를 생성하며, 하기 수학식 5에서 보여진다.

**수학식 5**

$$N_u(t) = \text{round}(v_{xu\_ref}^*(t))$$

[0055]

[0056] 계속하여, 활성화될 서브 모듈들의 개수( $N_u(t)$ )는 전압 밸런싱부(214)의 전압 평형 알고리즘에 통하여 스위칭 신호를 생성하며, 전압 밸런싱부(214)는 상기 스위칭 신호를 상부 서브 모듈부(110)로 전송하여 서브 모듈들의 스위칭을 제어한다.

[0057] 하부 서브 모듈 제어기(202)의 동작을 먼저 살펴보면, 전압 가변부는 전원 전압( $V_{dc}$ )의 반을 나눈 값( $V_{dc}/2$ )에 출력 전압 레퍼런스( $v_{x\_ref}^*(t)$ )를 더하며, 전압 다운부(220)는 전압 가변부의 출력값을 SM 캐패시터의 전압( $V_c$ )으로 나누어 하부 서브 모듈 전압 레퍼런스( $v_{xl\_ref}^*(t)$ )를 구한다.

[0058] 하부 서브 모듈 전압 레퍼런스( $v_{xl\_ref}^*(t)$ )는 하기 수학식 6에서 보여진다.

**수학식 6**

$$v_{xl\_ref}^*(t) = \frac{1}{V_c} \cdot \left( \frac{V_{dc}}{2} + v_{x\_ref}^*(t) \right)$$

[0059]

[0060] 이어서, 전압 다운부(220)에서 출력된 하부 서브 모듈 전압 레퍼런스( $v_{xl\_ref}^*(t)$ )는 함수부(222)로 입력된다. 함수부(222)는 입력값을 반올림하는 라운딩 함수를 연산시키는 역할을 하며, 즉 하부 서브 모듈 전압 레퍼런스( $v_{xl\_ref}^*(t)$ )를 라운딩 함수 연산하여 하부 서브 모듈부(112)의 서브 모듈들 중 삽입될, 즉 활성화될 서브 모듈들의 개수( $N_l(t)$ )를 생성하며, 하기 수학식 7에서 보여진다.

**수학식 7**

$$N_l(t) = \text{round}(v_{xl\_ref}^*(t))$$

[0061]

[0062] 계속하여, 활성화될 서브 모듈들의 개수( $N_l(t)$ )는 전압 밸런싱부(224)의 전압 평형 알고리즘에 통하여 스위칭 신호를 생성하며, 전압 밸런싱부(224)는 상기 스위칭 신호를 하부 서브 모듈부(112)로 전송하여 서브 모듈들의 스위칭을 제어한다.

[0064] 이하, 본 발명의 선충전 방법의 실험 결과를 살펴보겠다.

[0065] 도 6은 본 발명의 선충전 방법을 위한 MMC 회로를 도시한 도면이고, 도 7은 선충전 기법 없이 MMC 초기 기동시 시뮬레이션 결과 파형을 도시한 도면이며, 도 8은 Ramp 함수 레퍼런스만을 적용한 시뮬레이션 실험 결과를 도시한 도면이고, 도 9는 본 발명의 선충전 방법을 적용한 시뮬레이션 실험 결과를 도시한 도면이다.

[0066] 시뮬레이션을 위한 파라미터는 하기 표 1과 같다.

표 1

[0067]

파라미터	값
N [ 서브 모듈부당 서브 모듈 개수 ]	12
S <sub>rated</sub> [ 정격 용량 ]	10.0kVA
V <sub>dc</sub> [ DC 전압 ]	1.0kV
C <sub>SM</sub> [ SM 캐패시터 캐패시턴스 ]	3200.0 $\mu$ F
L <sub>arm</sub> [ 서브 모듈부 리액터 인덕턴스 ]	10.0mH
R <sub>arm</sub> [ 서브 모듈부 리액터 기생저항 ]	0.8 $\Omega$
L <sub>F</sub> [ 필터 리액터 인덕턴스 ]	6.0mH
R <sub>F</sub> [ 필터 리액터 기생저항 ]	0.5 $\Omega$
R <sub>load</sub> [ 부하 저항 ]	37.5 $\Omega$

[0068] 도 7을 참조하면, 선충전 기법을 적용하지 않은 경우, 초기 기동시 각 SM 캐패시터의 전압이 41.67V에서 83.33V로 순간적으로 충전되면서 120A 이상의 과도 전류가 발생하였다.

[0069] 도 8을 참조하면, Ramp 함수 레퍼런스만이 적용된 경우, 하부 서브 모듈 레퍼런스가 6에서 0까지 감소함에 따라 SM 캐패시터 전압이 41.67V에서 83.33V까지 단계적으로 충전된다. SM 캐패시터 전압이 충전되는 순간마다 과도 전류가 발생하며, 최대 과도 전류는 38A이다.

[0070] 도 9를 참조하면, 본 발명의 선충전 방법이 적용된 경우, 하부 서브 모듈 레퍼런스가 cosine 함수에 의해 진동하면서 6에서 0까지 감소함에 따라 SM 캐패시터 전압이 41.67V에서 83.33V까지 서서히 충전됨을 확인할 수 있다. 이 때, 흐르는 과도전류는 최대 10A, 평균 5A로서 선충전 방법이 적용하지 않았을 때의 과도 전류보다 0.083배, Ramp 함수 레퍼런스만을 적용했을 때보다 0.263배 작음을 확인할 수 있다.

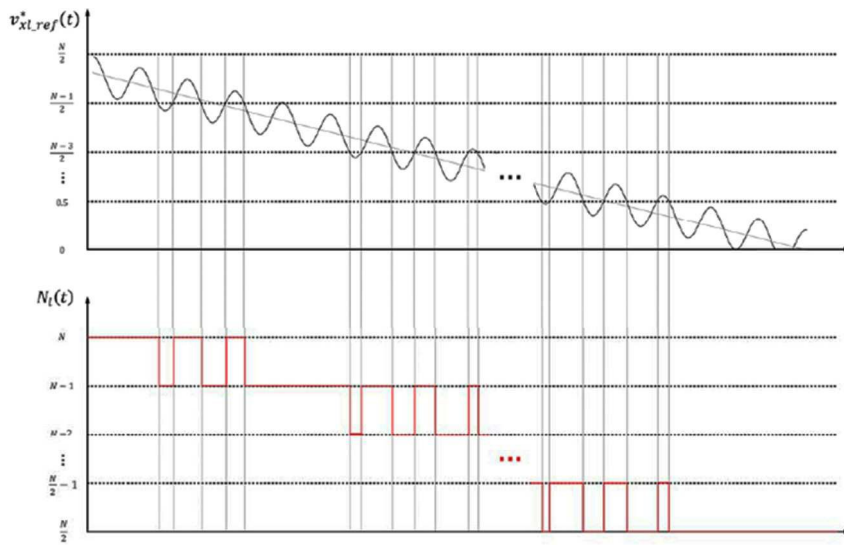
[0072] 한편, 전술된 실시예의 구성 요소는 프로세스적인 관점에서 용이하게 파악될 수 있다. 즉, 각각의 구성 요소는 각각의 프로세스로 파악될 수 있다. 또한 전술된 실시예의 프로세스는 장치의 구성 요소 관점에서 용이하게 파악될 수 있다.

[0073] 또한 앞서 설명한 기술적 내용들은 다양한 컴퓨터 수단을 통하여 수행될 수 있는 프로그램 명령 형태로 구현되어 컴퓨터 판독 가능 매체에 기록될 수 있다. 상기 컴퓨터 판독 가능 매체는 프로그램 명령, 데이터 파일, 데이터 구조 등을 단독으로 또는 조합하여 포함할 수 있다. 상기 매체에 기록되는 프로그램 명령은 실시예들을 위하여 특별히 설계되고 구성된 것들이거나 컴퓨터 소프트웨어 당업자에게 공지되어 사용 가능한 것일 수도 있다. 컴퓨터 판독 가능 기록 매체의 예에는 하드 디스크, 플로피 디스크 및 자기 테이프와 같은 자기 매체(magnetic media), CD-ROM, DVD와 같은 광기록 매체(optical media), 플롭티컬 디스크(floptical disk)와 같은 자기-광 매체(magneto-optical media), 및 롬(ROM), 램(RAM), 플래시 메모리 등과 같은 프로그램 명령을 저장하고 수행하도록 특별히 구성된 하드웨어 장치가 포함된다. 프로그램 명령의 예에는 컴파일러에 의해 만들어지는 것과 같은 기계어 코드뿐만 아니라 인터프리터 등을 사용해서 컴퓨터에 의해서 실행될 수 있는 고급 언어 코드를 포함한다. 하드웨어 장치는 실시예들의 동작을 수행하기 위해 하나 이상의 소프트웨어 모듈로서 작동하도록 구성될 수 있으며, 그 역도 마찬가지이다.

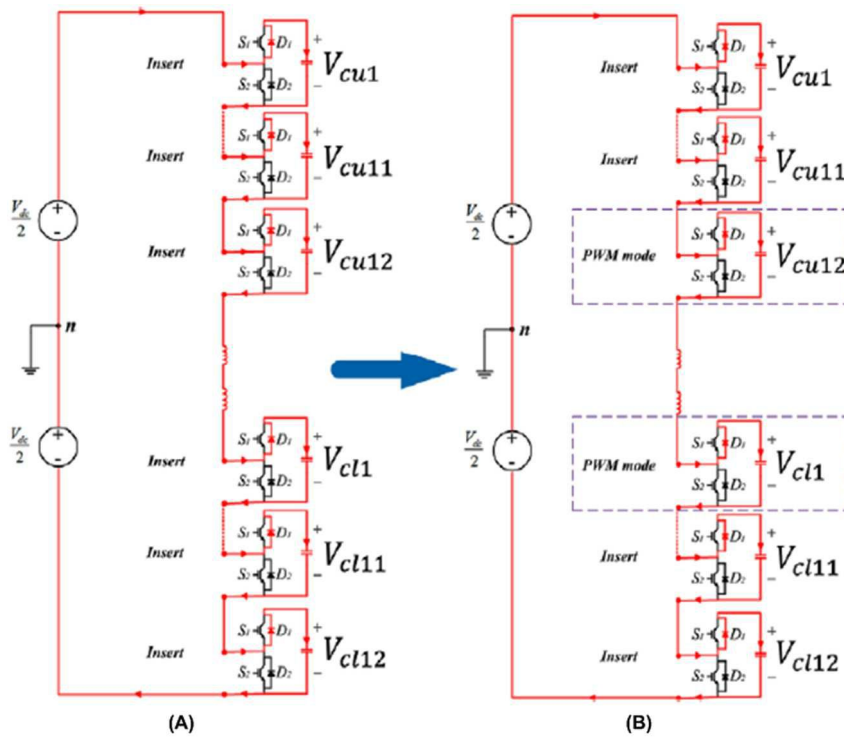
산업상 이용가능성



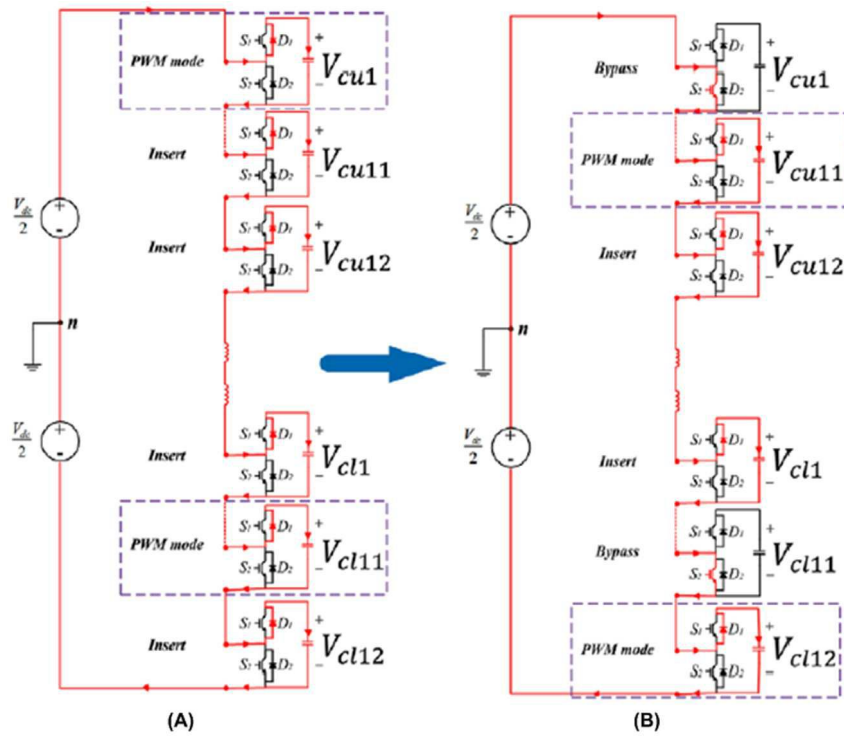
도면3



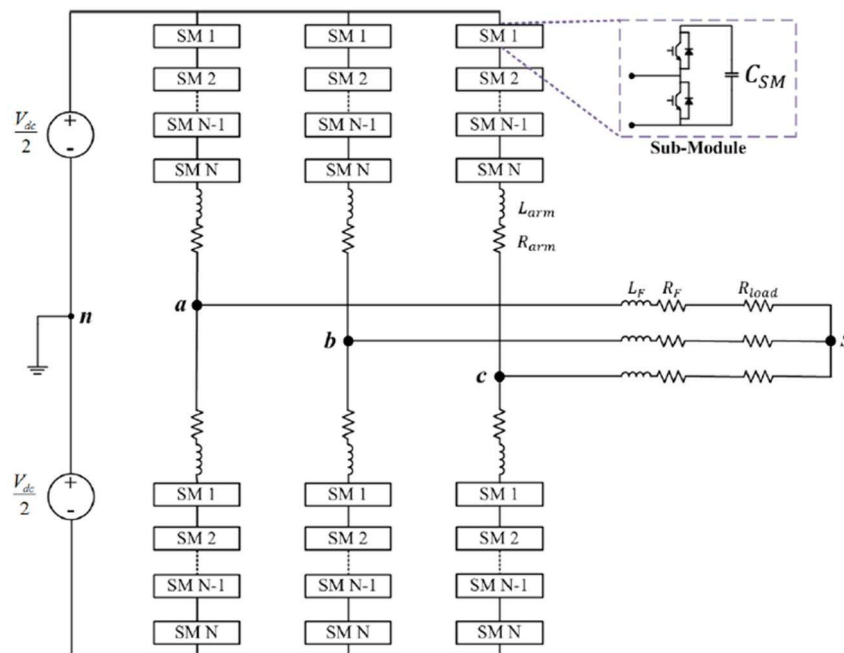
도면4



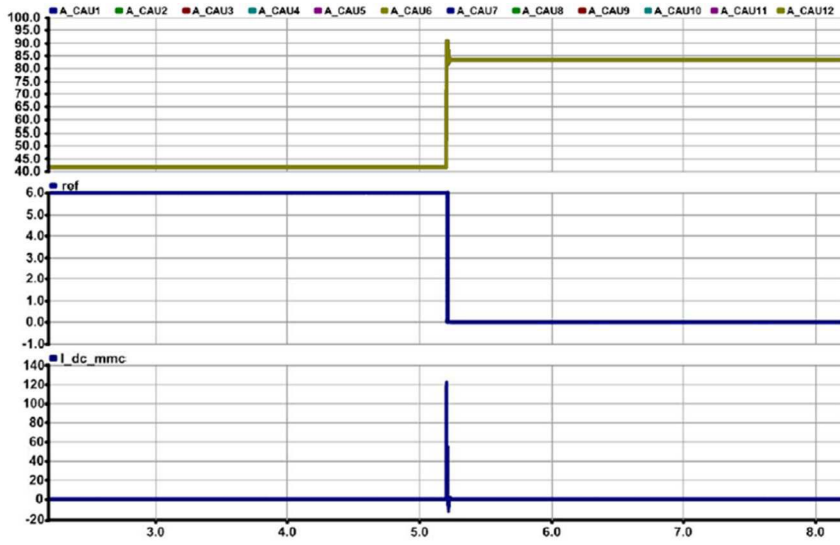
도면5



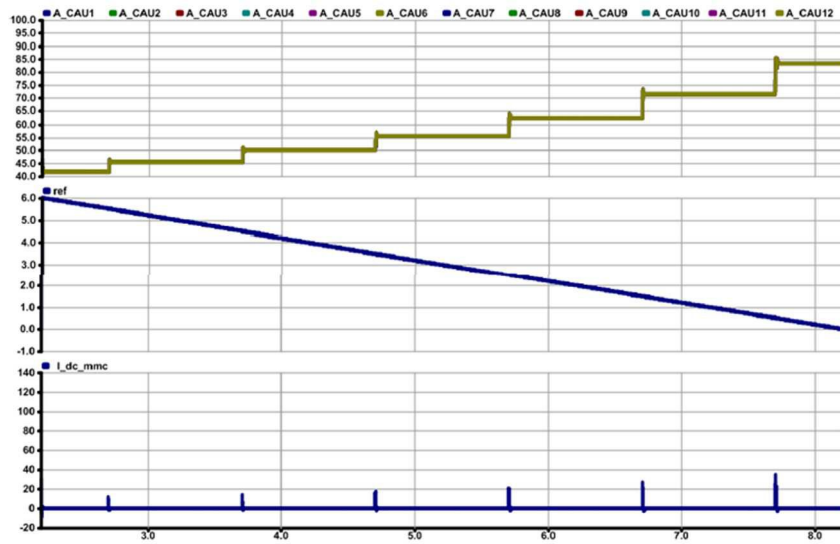
도면6



도면7



도면8



도면9

