



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년04월21일
 (11) 등록번호 10-1385735
 (24) 등록일자 2014년04월09일

(51) 국제특허분류(Int. Cl.)
 H01L 27/115 (2006.01) H01L 21/8247 (2006.01)
 (21) 출원번호 10-2013-0028676
 (22) 출원일자 2013년03월18일
 심사청구일자 2013년03월18일
 (56) 선행기술조사문헌
 JP2006155837 A
 JP2010062221 A
 KR100849755 B1
 KR101148798 B1

(73) 특허권자
 국립대학법인 울산과학기술대학교 산학협력단
 울산광역시 울주군 언양읍 유니스트길 50
 (72) 발명자
박기복
 울산 울주군 범서읍 대리로 15-12, 106동 1904호
 (호반베르디움)
권순용
 울산 울주군 범서읍 굴화리 굴화월드베르디앙 10
 2동 801호
 (뒷면에 계속)
 (74) 대리인
유미특허법인

전체 청구항 수 : 총 22 항

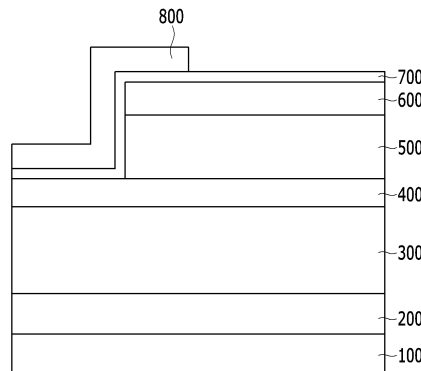
심사관 : 류정현

(54) 발명의 명칭 **강유전체 메모리 소자 및 그 제조 방법**

(57) 요약

본 발명의 실시예에 따른 강유전체 메모리 소자는 기판, 기판 위에 배치되어 있는 게이트 전극, 게이트 전극 위에 배치되어 있는 강유전체막, 강유전체막 위에 배치되어 있는 제1 절연막, 제1 절연막의 일부분 위에 배치되어 있는 드레인 전극, 드레인 전극 위에 배치되어 있는 제2 절연막, 제2 절연막 및 제1 절연막 위에 배치되어 있는 채널막, 그리고 채널막 위에 배치되어 있는 소스 전극을 포함하고, 드레인 전극의 한 측면과 소스 전극 사이에 채널막이 배치되어 있고, 드레인 전극의 한 측면과 소스 전극은 채널막에 접촉되어 있다.

대표도 - 도1



(72) 발명자
전영은
 울산 남구 북부순환도로 43, 1001호 (무거동, 부성
 타워)
정성철
 대전 서구 구봉로 419, 101동 412호 (정림동, 금성
 백조아파트)

진한별
 경북 포항시 남구 지곡로 294, 214동 1302호 (지곡
 동, 삼성그린2차아파트)
곽진성
 부산 남구 용호로42번길 14, 102동 1414호 (용
 호동, 현대비치아파트)

이 발명을 지원한 국가연구개발사업

과제고유번호	2012-0003757
부처명	교육과학기술부
연구사업명	신진연구지원사업
연구과제명	금속/강유전체 접합의 강유전체 박막 내 나노 슬릿을 통한 전하 수송 특성에 관한 연구:
신개념 비휘발성 메모리 소자로의 응용 가능성	
기 여 율	1/1
주관기관	국립대학법인 울산과학기술대학교 산학협력단
연구기간	2012.05.01 ~ 2013.04.30

특허청구의 범위

청구항 1

기관,

상기 기관 위에 배치되어 있는 게이트 전극,

상기 게이트 전극 위에 배치되어 있는 강유전체막,

상기 강유전체막 위에 배치되어 있는 제1 절연막,

상기 제1 절연막의 일부분 위에 배치되어 있는 드레인 전극,

상기 드레인 전극 위에 배치되어 있는 제2 절연막,

상기 제2 절연막 및 상기 제1 절연막 위에 배치되어 있는 채널막, 그리고

상기 채널막 위에 배치되어 있는 소스 전극을 포함하고,

상기 드레인 전극의 한 측면과 상기 소스 전극 사이에 상기 채널막이 배치되어 있고, 상기 드레인 전극의 한 측면과 상기 소스 전극은 상기 채널막에 접촉되어 있는 강유전체 메모리 소자.

청구항 2

제1항에서,

상기 제2 절연막의 두께는 상기 채널막의 두께보다 더 두꺼운 강유전체 메모리 소자.

청구항 3

제2항에서,

상기 채널막은 상기 제1 절연막 및 상기 제2 절연막 사이에서 단차를 이루는 강유전체 메모리 소자.

청구항 4

제3항에서,

상기 제1 절연막의 두께는 상기 채널막의 두께보다 더 두꺼운 강유전체 메모리 소자.

청구항 5

제1항에서,

상기 강유전체막은 PZT($\text{Pb}(\text{Zr},\text{Ti})\text{O}_3$), PTO(PbTiO_3), SBT($\text{SrBi}_2\text{Ti}_2\text{O}_3$), BLT($\text{Bi}(\text{La},\text{Ti})\text{O}_3$), PLZT($\text{Pb}(\text{La},\text{Zr})\text{TiO}_3$), BST($\text{Bi}(\text{Sr},\text{Ti})\text{O}_3$), 티탄산바륨(barium titanate, BaTiO_3), P(VDF-TrFE) 및 PVDF 중 어느 하나의 물질로 이루어져 있는 강유전체 메모리 소자.

청구항 6

제5항에서,

상기 제1 절연막은 산화규소(SiO_2), 질화규소(SiN), 질산화규소(SiON), 산화알루미늄(Al_2O_3), 산화haf늄(HfO_2), 산화티타늄(TiO_2), 산화지르코늄(ZrO_2), 산화마그네슘(MgO), 산화탄탈륨(Ta_2O_5) 및 산화란타늄(La_2O_3) 중 어느 하나의 물질로 이루어져 있는 강유전체 메모리 소자.

청구항 7

제6항에서,

상기 제2 절연막은 산화규소(SiO_2), 질화규소(SiN), 질산화규소(SiON), 산화알루미늄(Al_2O_3), 산화haf늄(HfO_2),

산화티타늄(TiO_2), 산화지르코늄(ZrO_2), 산화마그네슘(MgO), 산화탄탈륨(Ta_2O_5) 및 산화란타넘(La_2O_3) 중 어느 하나의 물질로 이루어져 있는 강유전체 메모리 소자.

청구항 8

제7항에서,

상기 채널막은 반도체로 이루어져 있는 강유전체 메모리 소자.

청구항 9

제8항에서,

상기 반도체는 규소(Si), 탄화규소(SiC), 질화붕소(BN), 산화아연(ZnO), 인듐-갈륨-아연 산화물(IGZO) 또는 아연-주석 산화물(ZTO) 중 어느 하나의 물질로 이루어져 있는 강유전체 메모리 소자.

청구항 10

제7항에서,

상기 채널막은 절연 물질로 이루어져 있는 강유전체 메모리 소자.

청구항 11

제10항에서,

상기 절연 물질은 산화규소(SiO_2), 질화규소(SiN), 질산화규소(SiON), 산화알루미늄(Al_2O_3), 산화haf늄(HfO_2), 산화티타늄(TiO_2), 산화지르코늄(ZrO_2), 산화마그네슘(MgO), 산화탄탈륨(Ta_2O_5) 및 산화란타넘(La_2O_3) 중 어느 하나의 물질로 이루어져 있는 강유전체 메모리 소자.

청구항 12

기관 위에 게이트 전극, 강유전체막, 및 제1 절연막을 차례로 형성하는 단계,

상기 제1 절연막의 일부분 위에 드레인 전극을 형성하는 단계,

상기 드레인 전극 위에 제2 절연막을 형성하는 단계,

상기 제2 절연막 및 상기 제1 절연막 위, 그리고 상기 드레인 전극의 한 측면에 채널막을 형성하는 단계, 그리고

상기 채널막 위에 소스 전극을 형성하는 단계를 포함하고,

상기 드레인 전극의 한 측면과 상기 소스 전극 사이에 상기 채널막이 위치하고, 상기 드레인 전극의 한 측면과 상기 소스 전극은 상기 채널막에 접촉하는 강유전체 메모리 소자의 제조 방법.

청구항 13

제12항에서,

상기 제2 절연막의 두께는 상기 채널막의 두께보다 더 두꺼운 강유전체 메모리 소자의 제조 방법.

청구항 14

제13항에서,

상기 채널막은 상기 제1 절연막 및 상기 제2 절연막 사이에서 단차를 이루는 강유전체 메모리 소자의 제조 방법.

청구항 15

제14항에서,

상기 제1 절연막의 두께는 상기 채널막의 두께보다 더 두꺼운 강유전체 메모리 소자의 제조 방법.

청구항 16

제12항에서,

상기 강유전체막은 PZT(Pb(Zr,Ti)O₃), PTO(PbTiO₃), SBT(SrBi₂Ti₂O₃), BLT(Bi(La,Ti)O₃), PLZT(Pb(La,Zr)TiO₃), BST(Bi(Sr,Ti)O₃), 티탄산바륨(barium titanate, BaTiO₃), P(VDF-TrFE) 및 PVDF 중 어느 하나의 물질로 형성하는 강유전체 메모리 소자의 제조 방법.

청구항 17

제16항에서,

상기 제1 절연막은 산화규소(SiO₂), 질화규소(SiN), 질산화규소(SiON), 산화알루미늄(Al₂O₃), 산화하프늄(HfO₂), 산화티타늄(TiO₂), 산화지르코늄(ZrO₂), 산화마그네슘(MgO), 산화탄탈륨(Ta₂O₅) 및 산화란타늄(La₂O₃) 중 어느 하나의 물질로 형성하는 강유전체 메모리 소자의 제조 방법.

청구항 18

제17항에서,

상기 제2 절연막은 산화규소(SiO₂), 질화규소(SiN), 질산화규소(SiON), 산화알루미늄(Al₂O₃), 산화하프늄(HfO₂), 산화티타늄(TiO₂), 산화지르코늄(ZrO₂), 산화마그네슘(MgO), 산화탄탈륨(Ta₂O₅) 및 산화란타늄(La₂O₃) 중 어느 하나의 물질로 형성하는 강유전체 메모리 소자의 제조 방법.

청구항 19

제18항에서,

상기 채널막은 반도체로 형성하는 강유전체 메모리 소자의 제조 방법.

청구항 20

제19항에서,

상기 반도체는 규소(Si), 탄화규소(SiC), 질화붕소(BN), 산화아연(ZnO), 인듐-갈륨-아연 산화물(IGZO) 또는 아연-주석 산화물(ZTO) 중 어느 하나의 물질로 형성하는 강유전체 메모리 소자의 제조 방법.

청구항 21

제18항에서,

상기 채널막은 절연 물질로 형성하는 강유전체 메모리 소자의 제조 방법.

청구항 22

제21항에서,

상기 절연 물질은 산화규소(SiO₂), 질화규소(SiN), 질산화규소(SiON), 산화알루미늄(Al₂O₃), 산화하프늄(HfO₂), 산화티타늄(TiO₂), 산화지르코늄(ZrO₂), 산화마그네슘(MgO), 산화탄탈륨(Ta₂O₅) 및 산화란타늄(La₂O₃) 중 어느 하나의 물질로 형성하는 강유전체 메모리 소자의 제조 방법.

명세서

기술분야

[0001] 본 발명은 강유전체 메모리 소자 및 그 제조 방법에 관한 것이다.

배경기술

[0002] 비휘발성 메모리 소자는 전원이 끊어져도 기억시킨 데이터가 지워지지 않아 전원이 연결되면 다시 판독이 가능

한 메모리 소자이다.

- [0003] 현재 비휘발성 메모리로 상용화된 플래시 메모리의 경우, 전하 저장층 내에 전하를 저장 또는 제거함에 따른 문턱 전압의 변화를 사용한다. 최근, 플래시 메모리 소자에 비해 소비 전력이 낮은 차세대 비휘발성 메모리 소자들이 연구되고 있다.
- [0004] 이러한 차세대 비휘발성 메모리 소자들의 예로는 상변화형 메모리 소자(phase change RAM), 자기 메모리 소자(magnetic RAM), 저항 변화 메모리 소자(resistance RAM) 및 강유전체 메모리 소자(ferroelectric RAM) 등이 있다.
- [0005] 일반적으로 강유전체 메모리 소자는 플래시 메모리 소자에 비해 데이터를 읽고 쓰는 속도가 월등히 높으며 동작 전압과 소비 전력이 낮다는 장점을 가지고 있으나 데이터를 읽는 방식이 기본적으로 소위 파괴적 읽기(Destructive read-out)이어서 메모리 셀에서 데이터를 읽을 때마다 저장된 데이터를 다시 써주어야 한다는 단점을 가지고 있다.
- [0006] 이러한 파괴적 읽기 방식은 메모리 소자의 수명을 단축시키는 주요한 원인이며, 이를 비파괴적인(Non-destructive) 방식으로 하고자 할 경우는 하나의 메모리 셀 안에 여러 개의 트랜지스터와 축전기가 포함되어야 하기 때문에 메모리 셀 자체가 커져 제작 공정이 복잡해지고 집적도를 높이는 것이 어려워진다는 문제점이 있다.

발명의 내용

해결하려는 과제

- [0007] 본 발명이 해결하고자 하는 과제는 집적도를 향상시키고, 소자의 수명을 향상시킬 수 있는 강유전체 메모리 소자 및 그 제조 방법을 제공하는 것이다.

과제의 해결 수단

- [0008] 본 발명의 실시예에 따른 강유전체 메모리 소자는 기판, 기판 위에 배치되어 있는 게이트 전극, 게이트 전극 위에 배치되어 있는 강유전체막, 강유전체막 위에 배치되어 있는 제1 절연막, 제1 절연막의 일부분 위에 배치되어 있는 드레인 전극, 드레인 전극 위에 배치되어 있는 제2 절연막, 제2 절연막 및 제1 절연막 위에 배치되어 있는 채널막, 그리고 채널막 위에 배치되어 있는 소스 전극을 포함하고, 드레인 전극의 한 측면과 소스 전극 사이에 채널막이 배치되어 있고, 드레인 전극의 한 측면과 소스 전극은 채널막에 접촉되어 있다.
- [0009] 제2 절연막의 두께는 채널막의 두께보다 더 두꺼울 수 있다.
- [0010] 채널막은 제1 절연막 및 제2 절연막 사이에서 단차를 이룰 수 있다.
- [0011] 제1 절연막의 두께는 채널막의 두께보다 더 두꺼울 수 있다.
- [0012] 강유전체막은 PZT(Pb(Zr,Ti)O₃), PTO(PbTiO₃), SBT(SrBi₂Ti₂O₃), BLT(Bi(La,Ti)O₃), PLZT(Pb(La,Zr)TiO₃), BST(Bi(Sr,Ti)O₃), 티탄산바륨(barium titanate, BaTiO₃), P(VDF-TrFE) 및 PVDF 중 어느 하나의 물질로 이루어져 있을 수 있다.
- [0013] 제1 절연막은 산화규소(SiO₂), 질화규소(SiN), 질산화규소(SiON), 산화알루미늄(Al₂O₃), 산화하프늄(HfO₂), 산화티타늄(TiO₂), 산화지르코늄(ZrO₂), 산화마그네슘(MgO), 산화탄탈륨(Ta₂O₅) 및 산화란타늄(La₂O₃) 중 어느 하나의 물질로 이루어져 있을 수 있다.
- [0014] 제2 절연막은 산화규소(SiO₂), 질화규소(SiN), 질산화규소(SiON), 산화알루미늄(Al₂O₃), 산화하프늄(HfO₂), 산화티타늄(TiO₂), 산화지르코늄(ZrO₂), 산화마그네슘(MgO), 산화탄탈륨(Ta₂O₅) 및 산화란타늄(La₂O₃) 중 어느 하나의 물질로 이루어져 있을 수 있다.
- [0015] 채널막은 반도체로 이루어져 있을 수 있다.
- [0016] 반도체는 규소(Si), 탄화규소(SiC), 질화붕소(BN), 산화아연(ZnO), 인듐-갈륨-아연 산화물(IGZO) 및 아연-주석 산화물(ZTO) 중 어느 하나의 물질로 이루어져 있을 수 있다.

- [0017] 채널막은 절연 물질로 이루어져 있을 수 있다.
- [0018] 절연 물질은 산화규소(SiO_2), 질화규소(SiN), 질산화규소(SiON), 산화알루미늄(Al_2O_3), 산화haf늄(HfO_2), 산화티타늄(TiO_2), 산화지르코늄(ZrO_2), 산화마그네슘(MgO), 산화탄탈륨(Ta_2O_5) 및 산화란타늄(La_2O_3) 중 어느 하나의 물질로 이루어져 있을 수 있다.
- [0019] 본 발명의 실시예에 따른 강유전체 메모리 소자의 제조 방법은 기판 위에 게이트 전극, 강유전체막, 및 제1 절연막을 차례로 형성하는 단계, 제1 절연막의 일부분 위에 드레인 전극을 형성하는 단계, 드레인 전극 위에 제2 절연막을 형성하는 단계, 제1 절연막 및 제2 절연막 위, 그리고 드레인 전극 한 측면에 채널막을 형성하는 단계, 그리고 채널막 위에 소스 전극을 형성하는 단계를 포함하고, 드레인 전극의 한 측면과 소스 전극 사이에 채널막이 위치하고, 드레인 전극의 한 측면과 소스 전극은 채널막에 접촉한다.

발명의 효과

- [0020] 이와 같이 본 발명의 실시예에 따르면, 강유전체막의 프린지 전기장 및 그에 영향을 받은 드레인 전극과 소스 전극 사이의 채널막의 전자 에너지 밴드의 프로파일을 변화시켜 이용하여 강유전체 메모리 소자를 동작하므로, 비파괴적 읽기 방식을 구현할 수 있어 강유전체 메모리 소자의 수명을 향상시킬 수 있다.
- [0021] 또한, 다른 축전기나 복수 개의 트랜지스터 없이 하나의 트랜지스터로 메모리셀 구성이 가능하므로 강유전체 소자의 집적도를 향상시킬 수 있다.
- [0022] 또한, 본 실시예에 따른 강유전체 메모리 소자 구조와 동일한 구조의 소자를 기판 상에 수직 방향으로 적층하여 초고집적의 3차원 강유전체 메모리 소자를 제작할 수 있다.

도면의 간단한 설명

- [0023] 도 1은 본 발명의 실시예에 따른 강유전체 메모리 소자의 단면도이다.
- 도 2는 초기에 게이트 전극에 양(+)의 전압을, 소스 전극 및 드레인 전극에 음(-)의 전압을 인가했을 때와 이후 메모리 소자 동작 중 소스 전극은 접지된 상태에서 게이트 전극에 양(+)의 전압을, 드레인 전극에 음(-)의 전압을 인가했을 때, 강유전체막이 자발 분극되는 상태를 나타낸 도면이다.
- 도 3은 메모리 소자 동작 중 소스 전극은 접지된 상태에서 게이트 전극에 음(-)의 전압을, 드레인 전극에 양(+)의 전압을 인가했을 때, 강유전체막이 자발 분극되는 상태를 나타낸 도면이다.
- 도 4는 유한 요소법을 사용한 정전기 포텐셜 계산을 통해 얻어진 도 2에 따른 채널막 내의 전자 에너지 밴드 프로파일을 나타낸 도면이다.
- 도 5는 유한 요소법을 사용한 정전기 포텐셜 계산을 통해 얻어진 도 3에 따른 채널막 내의 전자 에너지 밴드 프로파일을 나타낸 도면이다.
- 도 6 및 도 7은 WKB 방법을 사용한 전자 터널링 모델링을 통하여 도 1에 따른 강유전체 메모리 소자의 드레인 전극과 소스 전극 사이에 흐르는 단위 길이당 전류(Current Density)를 강유전체막의 자발 분극의 방향과 드레인-소스 전압(V_{DS})에 따라 계산한 그래프이다.
- 도 8은 도 6 및 도 7의 계산에 따라 도 1에 따른 강유전체 메모리 소자의 강유전체막의 자발 분극의 방향의 변화에 따른 드레인 전극과 소스 전극 사이에 흐르는 전류의 스위칭비를 계산한 그래프이다.
- 도 9는 본 발명의 다른 실시예에 따른 강유전체 메모리 소자의 동작을 나타낸 도면이다.
- 도 10 내지 도 12는 본 발명의 실시예에 따른 강유전체 메모리 소자의 제조 방법을 차례로 도시한 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0024] 첨부한 도면들을 참조하여 본 발명의 바람직한 실시예들을 상세히 설명하기로 한다. 그러나, 본 발명은 여기서 설명되는 실시예에 한정되지 않고 다른 형태로 구체화될 수도 있다. 오히려, 여기서 소개되는 실시예들은 개시된 내용이 철저하고 완전해질 수 있도록 그리고 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 제공되는 것이다.
- [0025] 도면들에 있어서, 층 및 영역들의 두께는 명확성을 기하기 위하여 과장된 것이다. 또한, 층이 다른 층 또는 기

관 "상"에 있다고 언급되는 경우에 그것은 다른 층 또는 기판 상에 직접 형성될 수 있거나 또는 그들 사이에 제 3의 층이 개재될 수도 있다. 명세서 전체에 걸쳐서 동일한 참조번호로 표시된 부분들은 동일한 구성요소들을 의미한다.

- [0026] 도 1을 참고하여 본 발명의 실시예에 따른 표시 장치에 대하여 설명한다.
- [0027] 도 1은 본 발명의 실시예에 따른 강유전체 메모리 소자의 단면도이다.
- [0028] 도 1을 참고하면, 본 실시예에 따른 강유전체 메모리 소자는 기판(100) 위에 배치되어 있는 게이트 전극(200), 강유전체막(300), 제1 절연막(400), 드레인 전극(500), 제2 절연막(600), 채널막(700) 및 소스 전극(800)을 포함한다.
- [0029] 기판(100)은 반도체 소자 제작용 기판으로, 규소(Si), 탄화규소(SiC), 또는 산화알루미늄(Al_2O_3) 기판일 수 있다.
- [0030] 게이트 전극(200)은 기판(100) 위에 배치되어 있다. 게이트 전극(200)은 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 니켈(Ni), 텅스텐(W), 티타늄(Ti), 루테튬(Ru) 또는 이들의 합금으로 이루어진 금속막일 수 있다.
- [0031] 또한, 게이트 전극(200)은 인듐-주석 산화물(indium tin oxide, ITO), 인듐-아연 산화물(indium zinc oxide, IZO), 알루미늄-아연 산화물(aluminum zinc oxide, AZO) 또는 갈륨-아연 산화물(gallium zinc oxide, GZO) 등과 같은 투명한 도전성 산화물막일 수 있다.
- [0032] 강유전체막(300)은 게이트 전극(200) 위에 배치되어 있으며, 전계가 없는 상태에서도 자발 분극(spontaneous polarization)을 갖는 강유전 특성을 갖는다.
- [0033] 강유전체막(300)은 PZT($Pb(Zr,Ti)O_3$), PTO($PbTiO_3$), SBT($SrBi_2Ti_2O_9$), BLT($Bi(La,Ti)O_3$), PLZT($Pb(La,Zr)TiO_3$), BST($Bi(Sr,Ti)O_3$) 또는 티탄산바륨(barium titanate, $BaTiO_3$) 등과 같은 강유전 특성을 갖는 세라믹막일 수 있다. 또한, 강유전체막(300)은 P(VDF-TrFE) 또는 PVDF 등과 같은 강유전 특성을 갖는 고분자막일 수 있다.
- [0034] 제1 절연막(400)은 강유전체막(300) 위에 배치되어 있으며, 강유전체막(300)을 통한 누설 전류를 억제한다.
- [0035] 제1 절연막(400)은 산화규소(SiO_2), 질화규소(SiN), 질산화규소(SiON), 산화알루미늄(Al_2O_3), 산화하프늄(HfO_2), 산화티타늄(TiO_2), 산화지르코늄(ZrO_2), 산화마그네슘(MgO), 산화탄탈륨(Ta_2O_5) 및 산화란타늄(La_2O_3) 중 어느 하나의 물질로 이루어질 수 있다.
- [0036] 드레인 전극(500)은 제1 절연막(400) 위에 배치되어 있다. 이 때, 드레인 전극(500)은 제1 절연막(400) 위의 전반에 배치되어 있지 않고, 제1 절연막(400)의 일부분 위에 배치되어 있다.
- [0037] 드레인 전극(500)은 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 니켈(Ni), 텅스텐(W), 티타늄(Ti), 루테튬(Ru) 또는 이들의 합금으로 이루어진 금속막일 수 있다. 또한, 드레인 전극(500)은 인듐-주석 산화물(indium tin oxide, ITO), 인듐-아연 산화물(indium zinc oxide, IZO), 알루미늄-아연 산화물(aluminum zinc oxide, AZO) 또는 갈륨-아연 산화물(gallium zinc oxide, GZO) 등과 같은 투명한 도전성 산화물막일 수 있다.
- [0038] 제2 절연막(600)은 드레인 전극(500) 위에 배치되어 있으며, 드레인 전극(500)의 상부로 전류가 흐르는 것을 방지한다.
- [0039] 제2 절연막(600)은 산화규소(SiO_2), 질화규소(SiN), 질산화규소(SiON), 산화알루미늄(Al_2O_3), 산화하프늄(HfO_2), 산화티타늄(TiO_2), 산화지르코늄(ZrO_2), 산화마그네슘(MgO), 산화탄탈륨(Ta_2O_5) 및 산화란타늄(La_2O_3) 중 어느 하나의 물질로 이루어질 수 있다.
- [0040] 채널막(700)은 제2 절연막(600) 위에 배치되어 있다. 또한, 채널막(700)은 제1 절연막(400)의 일부분 및 드레인 전극(500)의 한 측면에도 배치되어 있어, 제2 절연막(600)과 제1 절연막(400) 사이에서 단차를 이룬다. 채널막(700)은 드레인 전극(500)의 한 측면에 접촉되어 있다.
- [0041] 채널막(700)은 규소(Si), 탄화규소(SiC), 질화붕소(BN), 산화아연(ZnO), 인듐-갈륨-아연 산화물(IGZO) 또는 아연-주석 산화물(ZTO) 등과 같은 반도체로 이루어질 수 있다. 또한, 채널막(700)은 산화규소(SiO_2), 질화규소(SiN), 질산화규소(SiON), 산화알루미늄(Al_2O_3), 산화하프늄(HfO_2), 산화티타늄(TiO_2), 산화지르코늄(ZrO_2), 산

화마그네슘(MgO), 산화탄탈륨(Ta₂O₅) 또는 산화란타넘(La₂O₃) 등과 같은 절연 물질로 이루어질 수 있다.

- [0042] 소스 전극(800)은 채널막(700) 위에 배치되어 있다. 소스 전극(800)은 제1 절연막(400) 위에 배치되어 있는 채널막(700) 및 제2 절연막(600) 위에 배치되어 있는 채널막(700) 위에 배치되어 있고, 드레인 전극(500)의 한 측면에 접촉되어 있는 채널막(700) 위에도 배치되어 있어 단차를 이룬다. 또한, 소스 전극(800)은 채널막(700)에 접촉되어 있다. 따라서, 소스 전극(800)과 드레인 전극(500)의 측면 사이에 채널막(700)이 위치한다.
- [0043] 소스 전극(800)은 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 니켈(Ni), 텅스텐(W), 티타늄(Ti), 루테튬(Ru) 또는 이들의 합금으로 이루어진 금속막일 수 있다. 또한, 소스 전극(800)은 인듐-주석 산화물(indium tin oxide, ITO), 인듐-아연 산화물(indium zinc oxide, IZO), 알루미늄-아연 산화물(aluminum zinc oxide, AZO) 또는 갈륨-아연 산화물(gallium zinc oxide, GZO) 등과 같은 투명한 도전성 산화물막일 수 있다.
- [0044] 제2 절연막(600)의 두께는 채널막(700)의 두께보다 더 두껍다. 이러한 구조에 의해 제2 절연막(600)은 드레인 전극(500)의 상부로 전류가 흐르는 것을 방지한다. 이에 따라, 드레인 전극(500)과 소스 전극(800) 사이의 전류는 드레인 전극(500)의 측면과 소스 전극(800) 사이의 채널막(700)을 통해서만 흐른다.
- [0045] 한편, 채널막(700)이 절연 물질로 이루어져 있을 경우에도 채널막(700)의 두께가 제2 절연막(600)의 두께보다 더 얇기 때문에 터널링(tunneling) 효과 또는 열전자 방출(thermionic emission) 효과에 의해 드레인 전극(500)과 소스 전극(800) 사이의 전류는 드레인 전극(500)의 측면과 소스 전극(800) 사이의 채널막(700)을 통해서만 흐른다.
- [0046] 제1 절연막(400)은 강유전체막(300)을 통한 누설 전류를 억제할 뿐만 아니라, 드레인 전극(500) 및 소스 전극(800)의 스크리닝(screening) 효과 또한 억제할 수 있다. 제1 절연막(400)의 두께는 채널막(700)의 두께보다 더 두꺼울 수 있다.
- [0047] 본 실시예에 따른 강유전체 메모리 소자는 강유전체막(300)의 자발 분극에 의해 강유전체막(300)의 표면에 전하가 유도되고, 표면에 유도된 표면 전하는 주위에 프린지 전기장을 형성한다. 이러한 프린지 전기장은 드레인 전극(500)의 측면과 소스 전극(800) 사이의 채널막(700)의 전자 에너지 밴드의 프로파일에 영향을 준다.
- [0048] 프린지 전기장은 강유전체막(300) 내의 자발 분극의 방향에 따라 변화한다. 이에 따라, 강유전체막(300) 내의 자발 분극의 방향에 따라 드레인 전극(500)의 측면과 소스 전극(800) 사이의 채널막(700)의 전자 에너지 밴드의 프로파일이 다르게 되고, 드레인 전극(500)과 소스 전극(800) 사이에 전류-전압 특성이 변화하게 된다.
- [0049] 따라서, 본 실시예에 따른 강유전체 메모리 소자는 강유전체막(300)의 자발 분극을 기억 매체로 사용하여 비휘발성 메모리 소자로 동작할 수 있다.
- [0050] 이와 같이, 강유전체막(300)의 프린지 전기장 및 그에 영향을 받은 드레인 전극(500)의 측면과 소스 전극(800) 사이의 채널막(700)의 전자 에너지 밴드의 프로파일의 변화를 이용하여 강유전체 메모리 소자를 동작하므로, 비파괴적 읽기 방식을 구현하여 강유전체 메모리 소자의 수명을 향상시킬 수 있다.
- [0051] 또한, 다른 축전기나 복수 개의 트랜지스터 없이 하나의 트랜지스터로 메모리셀 구성이 가능하므로 강유전체 소자의 집적도를 향상시킬 수 있다.
- [0052] 또한, 본 실시예에 따른 강유전체 메모리 소자 구조와 동일한 구조의 소자를 기판 상에 수직 방향으로 적층할 수 있다. 이에 따라, 초고집적의 3차원 강유전체 메모리 소자를 제작할 수 있다.
- [0053] 그러면, 도 2 내지 도 8을 참고하여 본 발명의 실시예에 따른 강유전체 메모리 소자의 동작에 대해 설명한다.
- [0054] 도 2는 초기에 게이트 전극에 양(+)의 전압을, 소스 전극 및 드레인 전극에 음(-)의 전압을 인가했을 때, 즉 메모리셀 초기화 과정과 이후 메모리 소자 동작 중 소스 전극은 접지된 상태에서 게이트 전극에 양(+)의 전압을, 드레인 전극에 음(-)의 전압을 인가했을 때, 강유전체막이 자발 분극되는 상태를 나타낸 도면이고, 도 3은 메모리 소자 동작 중 소스 전극은 접지된 상태에서 게이트 전극에 음(-)의 전압을, 드레인 전극에 양(+)의 전압을 인가했을 때, 강유전체막이 자발 분극되는 상태를 나타낸 도면이다.
- [0055] 도 2를 참고하면, 메모리 소자의 동작 중, 드레인 전극(500)에는 음(-)의 전압을 인가하고, 게이트 전극(200)의 양(+)의 전압을 인가했을 경우, 강유전체막(300)의 자발 분극 방향은 강유전체막(300)의 상부 방향이 된다. 즉, 강유전체막(300)의 상부 표면에 양(+) 전하가 유도되고, 강유전체막(300)의 하부 표면에 음(-) 전하가 유도된다. 이 때, 소스 전극(800)은 접지되어 있다. 이후 전압을 인가하지 않아도 강유전체막(300)의 자발 분극

방향을 강유전체막(300)의 상부 방향으로 유지된다.

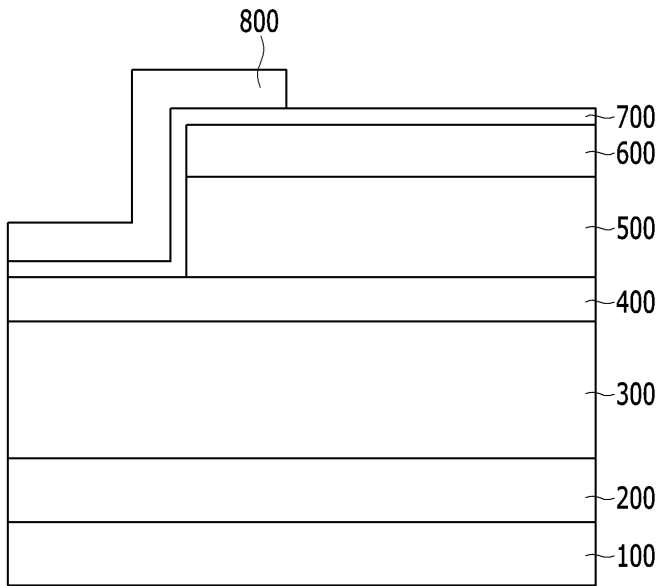
- [0056] 도 3을 참고하면, 메모리 소자 동작 중 드레인 전극(500)에는 양(+)의 전압을 인가하고, 게이트 전극(200)에 음(-)의 전압을 인가했을 경우, 드레인 전극(500) 아래에 대응하는 강유전체막(300)의 자발 분극 방향은 강유전체막(300)의 하부 방향이 된다. 즉, 드레인 전극(500) 아래에 대응하는 강유전체막(300)의 하부 표면에 양(+) 전하가 유도되고, 강유전체막(300)의 상부 표면에 음(-) 전하가 유도된다. 이 때, 소스 전극(800)은 접지되어 있기 때문에, 소스 전극(800) 아래에 대응하는 강유전체막(300)에서의 자발 분극 방향은 상부 방향을 유지한다. 이후 전압을 인가하지 않아도 드레인 전극(500) 아래에 대응하는 강유전체막(300)의 자발 분극 방향은 강유전체막(300)의 하부 방향으로 유지된다.
- [0057] 도 4는 유한 요소법을 사용한 정전기 포텐셜 계산을 통해 얻어진 도 2에 따른 채널막 내의 전자 에너지 밴드 프로파일을 나타낸 도면이고, 도 5는 유한 요소법을 사용한 정전기 포텐셜 계산을 통해 얻어진 도 3에 따른 채널막 내의 전자 에너지 밴드 프로파일을 나타낸 도면이다.
- [0058] 강유전체막(300)의 자발 분극 방향이 강유전체막(300)의 상부 방향일 때, 강유전체막(300)의 상부 표면에 유도된 양(+) 전하가 프린지 전기장을 형성하게 된다. 이러한 프린지 전기장의 영향으로 인한 드레인 전극(500)의 측면과 소스 전극(800) 사이의 채널막(700)의 전자 에너지 밴드의 프로파일은 도 4와 같게 된다.
- [0059] 그리고, 드레인 전극(500) 아래에 대응하는 강유전체막(300)의 자발 분극 방향이 강유전체막(300)의 하부 방향일 때, 강유전체막(300)의 상부 표면에 유도된 전하, 즉 소스 전극(800) 아래에 대응하는 강유전체막(300)의 상부 표면에 유도된 양(+) 전하와 드레인 전극(500) 아래에 대응하는 강유전체막(300)의 상부 표면에 유도된 음(-) 전하가 프린지 전기장을 형성하게 된다. 이러한 프린지 전기장의 영향으로 인한 드레인 전극(500)의 측면과 소스 전극(800) 사이의 채널막(700)의 전자 에너지 밴드의 프로파일은 도 5와 같게 된다.
- [0060] 도 4 및 도 5에 도시한 것과 같이, 강유전체막(300)의 자발 분극 방향에 따라 드레인 전극(500)의 측면과 소스 전극(800) 사이의 채널막(700)의 전자 에너지 밴드의 프로파일이 달라진다.
- [0061] 드레인 전극(500)과 소스 전극(800) 사이에서 전류는 드레인 전극(500)의 측면과 소스 전극(800) 사이의 채널막(700)을 통해서 흐르는데, 전류의 양은 드레인 전극(500)의 측면과 소스 전극(800) 사이의 채널막(700)의 전자 에너지 밴드의 프로파일에 따라 달라진다. 다시 말하면, 동일한 드레인-소스 전압에 대해 강유전체막(300)의 자발 분극 방향에 따라 드레인 전극(500)과 소스 전극(800) 사이에 흐르는 전류의 양 즉, 드레인 전극(500)과 소스 전극(800) 사이의 저항이 달라진다.
- [0062] 도 4 및 도 5를 비교하면, 도 4의 경우 즉, 강유전체막(300)의 자발 분극 방향이 강유전체막(300)의 상부 방향일 때의 드레인 전극(500)과 소스 전극(800) 사이에 흐르는 전류의 양이 도 5의 경우 즉, 강유전체막(300)의 자발 분극 방향이 강유전체막(300)의 하부 방향일 때의 드레인 전극(500)과 소스 전극(800) 사이에 흐르는 전류의 양보다 더 많다.
- [0063] 따라서, 동일한 드레인-소스 전압에서 드레인 전극(500)과 소스 전극(800) 사이에 흐르는 전류의 양 즉, 드레인 전극(500)과 소스 전극(800) 사이의 저항을 측정하면 강유전체막(300)의 자발 분극 방향을 알 수 있다. 이에 따라, 강유전체막(300)의 자발 분극 방향을 기억 매체로 하는 비휘발성 메모리 소자로 동작할 수 있다.
- [0064] 도 6 및 도 7은 WKB 방법을 사용한 전자 터널링 모델링을 통하여 도 1에 따른 강유전체 메모리 소자의 드레인 전극과 소스 전극 사이에 흐르는 단위 길이당 전류(Current Density)를 강유전체막의 자발 분극의 방향과 드레인-소스 전압(V_{DS})에 따라 계산한 그래프이다. 도 8을 도 6 및 도 7의 계산에 따라 도 1에 따른 강유전체 메모리 소자의 강유전체막의 자발 분극의 방향의 변화에 따른 드레인 전극과 소스 전극 사이에 흐르는 전류의 스위칭비를 계산한 그래프이다.
- [0065] 이러한 모델링은 드레인 전극과 소스 전극은 백금(Pt)으로, 제1 절연막은 산화알루미늄(Al_2O_3)으로, 제2 절연막은 산화규소(SiO_2)로, 채널막은 탄화규소(SiC)로, 강유전체막은 PZT로 형성한 것으로 가정하여 수행하였다. 또한, 게이트 전압은 0V에서 6V까지 인가한 것으로 고려하였고, 드레인 전극과 소스 전극 사이의 채널막을 통한 전하 수송은 터널링 효과에 의한 것으로 가정하여 수행하였다.
- [0066] 도 6은 게이트 전압을 0V 인가한 경우의 모델링 결과이다. 도 6에서와 같이, 동일한 드레인-소스 전압(V_{DS})에서 드레인 전극과 소스 전극 사이에 흐르는 단위 길이당 전류(Current Density)의 양은 강유전체막의 자발 분극의 방향이 강유전체막의 상부 방향(Polarization up)인 경우가 드레인 전극 아래에 대응하는 강유전체막의 자발 분

극의 방향이 강유전체막의 하부 방향(Polarization down)인 경우 보다 더 많다.

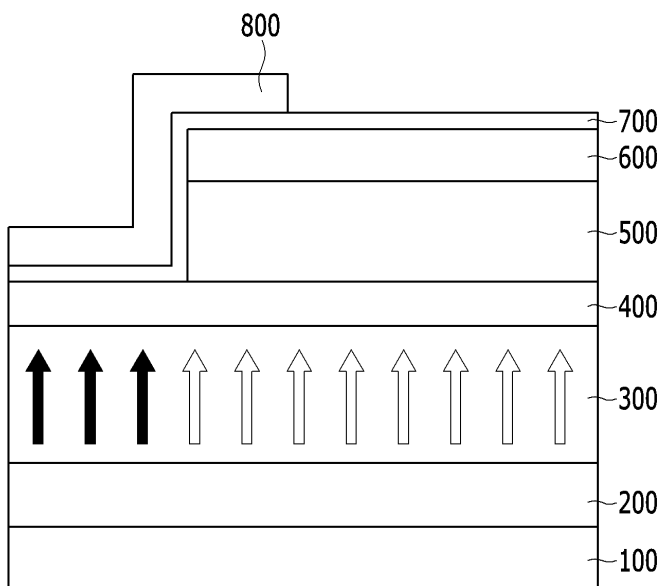
- [0067] 도 7은 게이트 전압을 6V 인가한 경우의 모델링 결과이다. 도 7에서와 같이, 동일한 드레인-소스 전압(V_{DS})에서 드레인 전극과 소스 전극 사이에 흐르는 단위 길이당 전류(Current Density)의 양은 강유전체막의 자발 분극의 방향이 강유전체막의 상부 방향(Polarization up)인 경우가 드레인 전극 아래에 대응하는 강유전체막의 자발 분극의 방향이 강유전체막의 하부 방향(Polarization down)인 경우 보다 더 많다.
- [0068] 도 8에서와 같이, 도 6 및 도 7에서 계산된 드레인 전극과 소스 전극 사이에 흐르는 단위 길이당 전류(Current Density)를 바탕으로 도 1의 강유전체 메모리 소자의 강유전체막의 자발 분극 방향의 변화에 따른 드레인 전극과 소스 전극 사이에 흐르는 전류의 스윙칭비의 최대 값은 게이트 전압(V_g)이 0V, 드레인-소스 전압(V_{DS})이 1.4V 일 때, 약 67500로 나타났다.
- [0069] 그러면, 도 9를 참고하여 본 발명의 다른 실시예에 따른 강유전체 메모리 소자의 동작에 대해 설명한다.
- [0070] 도 9는 본 발명의 다른 실시예에 따른 강유전체 메모리 소자의 동작을 나타낸 도면이다.
- [0071] 도 9를 참고하면, 드레인 전극(500)과 소스 전극(800)에 양(+)의 전압을 인가하고, 게이트 전극(200)에 음(-)의 전압을 인가했을 경우, 강유전체막(300)의 자발 분극 방향은 강유전체막(300)의 하부 방향이다. 즉, 강유전체막(300)의 하부 표면에 양(+) 전하가 유도되고, 강유전체막(300)의 상부 표면에 음(-) 전하가 유도된다. 이때, 소스 전극(800)에 양(+)의 전압을 인가하였기 때문에, 소스 전극(800) 아래에 대응하는 강유전체막(300)에서의 자발 분극 방향 또한 하부 방향을 유지한다. 이후 전압을 인가하지 않아도 강유전체막(300)의 전반의 자발 분극 방향은 강유전체막(300)의 하부 방향으로 유지한다.
- [0072] 또한, 드레인 전극(500)과 소스 전극(800)에 음(-)의 전압을 인가하고, 게이트 전극(200)에 양(+)의 전압을 인가했을 경우, 강유전체막(300) 전반의 자발 분극 방향은 강유전체막(300)의 상부 방향이다. 즉, 강유전체막(300)의 상부 표면에 양(+) 전하가 유도되고, 강유전체막(300)의 하부 표면에 음(-) 전하가 유도된다. 이후 전압을 인가하지 않아도 강유전체막(300)의 자발 분극 방향을 강유전체막(300)의 상부 방향으로 유지된다.
- [0073] 그러면, 도 10 내지 도 12 및 도 1을 참고하여 본 발명의 실시예에 따른 강유전체 메모리 소자의 제조 방법에 대해 설명한다.
- [0074] 도 10 내지 도 12는 본 발명의 실시예에 따른 강유전체 메모리 소자의 제조 방법을 차례로 도시한 도면이다.
- [0075] 도 10을 참고하면, 기판(100) 위에 게이트 전극(200), 강유전체막(300), 제1 절연막(400)을 차례로 형성한다.
- [0076] 게이트 전극(200)은 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 니켈(Ni), 텅스텐(W), 티타늄(Ti), 루테튬(Ru) 또는 이들의 합금으로 이루어진 금속막 또는 인듐-주석 산화물(indium tin oxide, ITO), 인듐-아연 산화물(indium zinc oxide, IZO), 알루미늄-아연 산화물(aluminum zinc oxide, AZO) 또는 갈륨-아연 산화물(gallium zinc oxide, GZO) 등과 같은 투명한 도전성 산화물막으로 형성한다.
- [0077] 강유전체막(300)은 PZT($Pb(Zr,Ti)O_3$), PTO($PbTiO_3$), SBT($SrBi_2Ti_2O_3$), BLT($Bi(La,Ti)O_3$), PLZT($Pb(La,Zr)TiO_3$), BST($Bi(Sr,Ti)O_3$) 또는 티탄산바륨(barium titanate, $BaTiO_3$) 등과 같은 강유전 특성을 갖는 세라믹막 또는 P(VDF-TrFE) 또는 PVDF 등과 같은 강유전 특성을 갖는 고분자막으로 형성한다.
- [0078] 제1 절연막(400)은 산화규소(SiO_2), 질화규소(SiN), 질산화규소($SiON$), 산화알루미늄(Al_2O_3), 산화하프늄(HfO_2), 산화티타늄(TiO_2), 산화지르코늄(ZrO_2), 산화마그네슘(MgO), 산화탄탈륨(Ta_2O_5) 및 산화란타늄(La_2O_3) 중 어느 하나의 물질로 형성한다.
- [0079] 도 11을 참고하면, 제1 절연막(400)의 일부분 위에 드레인 전극(500)을 형성한 후, 드레인 전극(500) 위에 제2 절연막(600)을 형성한다.
- [0080] 드레인 전극(500)은 알루미늄(Al), 백금(Pt), 팔라듐(Pd), 니켈(Ni), 텅스텐(W), 티타늄(Ti), 루테튬(Ru) 또는 이들의 합금으로 이루어진 금속막 또는 인듐-주석 산화물(indium tin oxide, ITO), 인듐-아연 산화물(indium zinc oxide, IZO), 알루미늄-아연 산화물(aluminum zinc oxide, AZO) 또는 갈륨-아연 산화물(gallium zinc oxide, GZO) 등과 같은 투명한 도전성 산화물막으로 형성한다.
- [0081] 제2 절연막(600)은 산화규소(SiO_2), 질화규소(SiN), 질산화규소($SiON$), 산화알루미늄(Al_2O_3), 산화하프늄(HfO_2),

도면

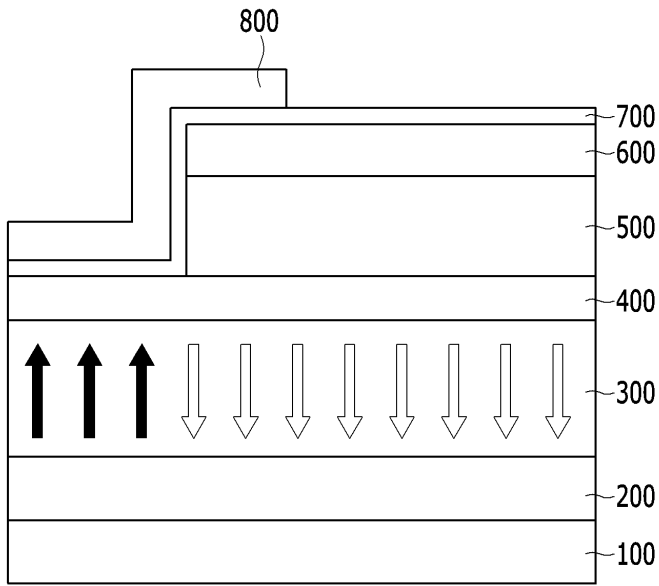
도면1



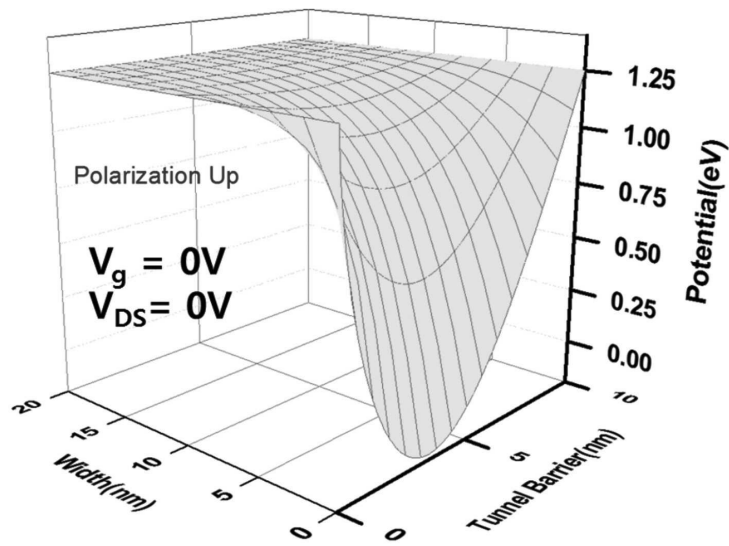
도면2



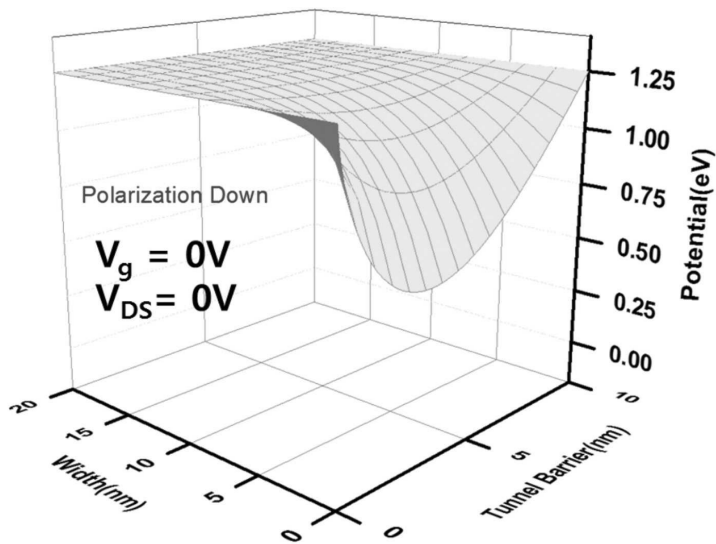
도면3



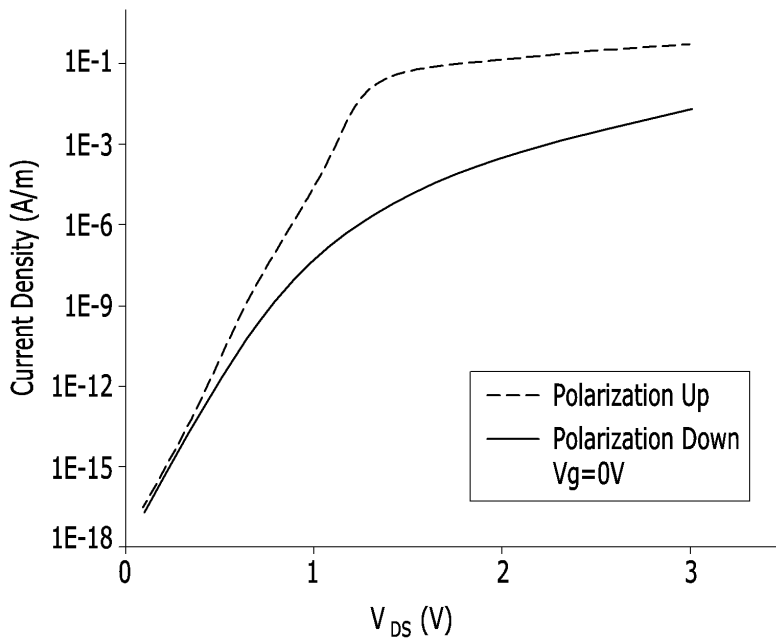
도면4



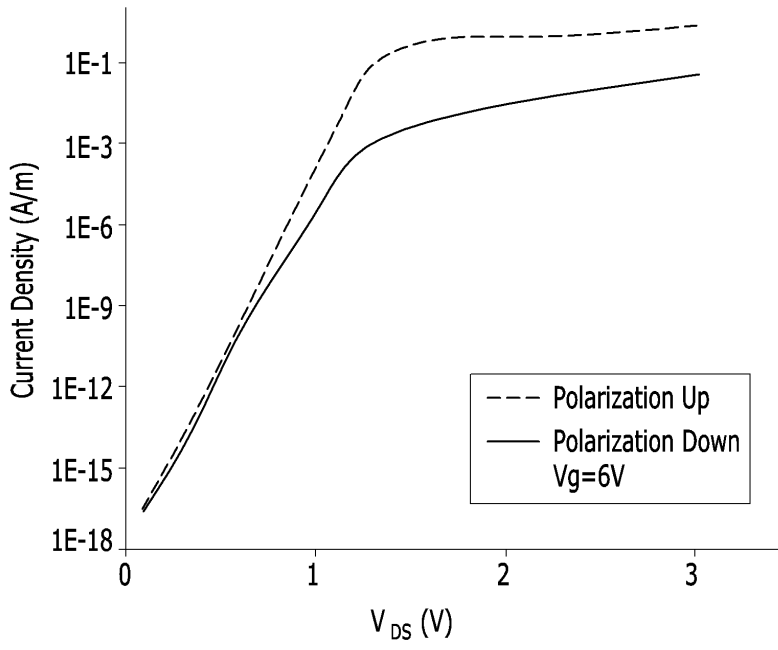
도면5



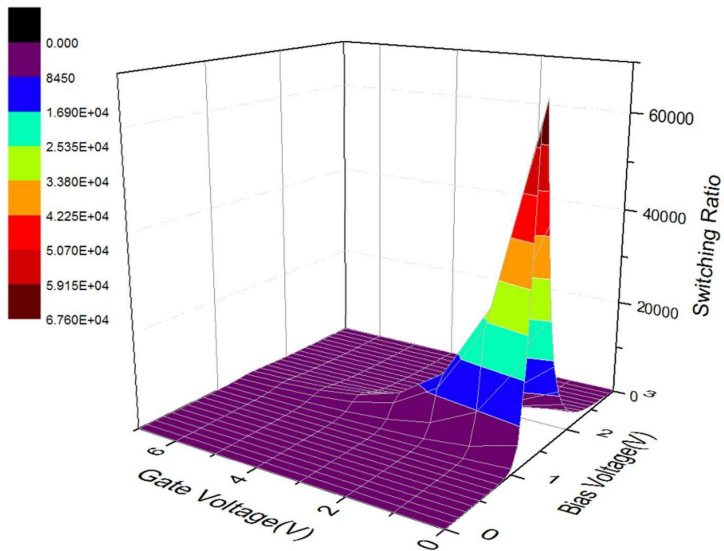
도면6



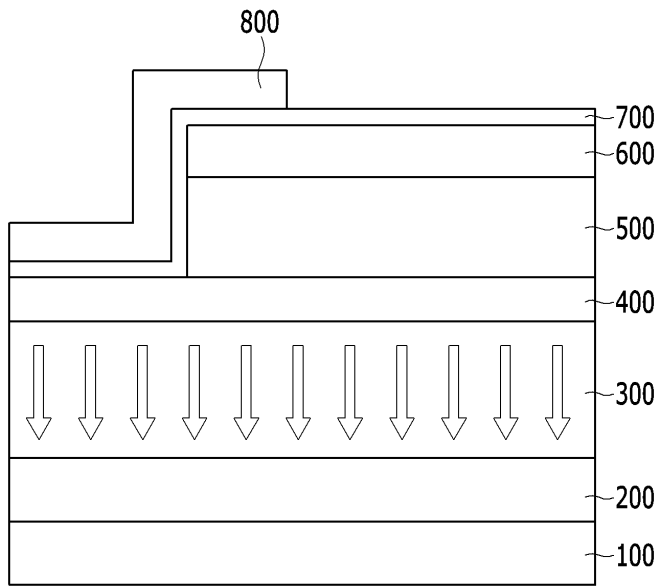
도면7



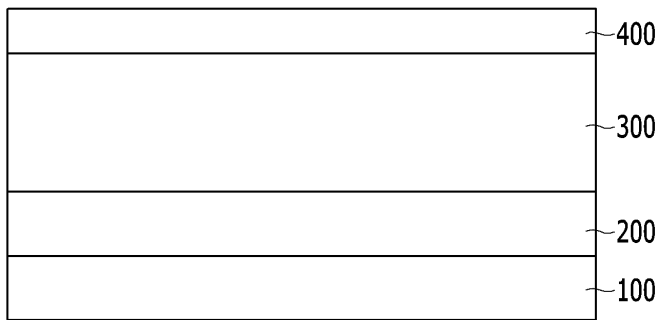
도면8



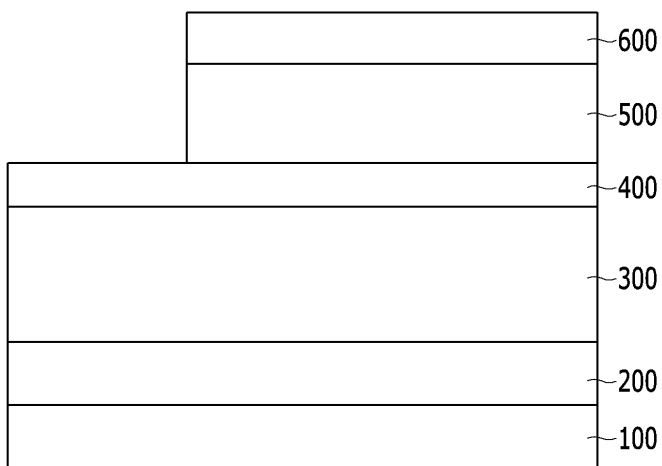
도면9



도면10



도면11



도면12

