



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2023년02월03일
(11) 등록번호 10-2495057
(24) 등록일자 2023년01월30일

(51) 국제특허분류(Int. Cl.)
G02F 1/133 (2006.01)

(52) CPC특허분류
G02F 1/133 (2021.01)
H05K 2201/05 (2013.01)

(21) 출원번호 10-2017-0181469

(22) 출원일자 2017년12월27일

심사청구일자 2020년12월15일

(65) 공개번호 10-2019-0079749

(43) 공개일자 2019년07월08일

(56) 선행기술조사문헌
KR1020030091571 A*
(뒷면에 계속)

전체 청구항 수 : 총 20 항

(73) 특허권자

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자

이창수

경기도 수원시 장안구 장안로385번길 95, 111동 203호

나병선

서울특별시 강남구 삼성로 212, 20동 1404호

(74) 대리인

박영우

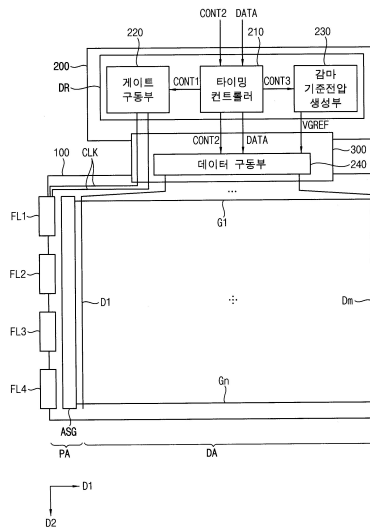
심사관 : 김민수

(54) 발명의 명칭 표시 장치

(57) 요약

표시 장치는 영상을 표시하는 표시부 및 상기 표시부에 이웃하여 배치되는 비표시 영역인 주변부를 포함하고, 제 1 방향으로 연장되는 복수의 게이트 라인들, 상기 제1 방향과 교차하는 제2 방향으로 연장되는 복수의 데이터 라인들 및 각각의 상기 게이트 라인들 및 상기 데이터 라인들과 전기적으로 연결되는 복수의 단위 픽셀들을 포함하는 표시 패널, 클럭 신호를 생성하는 게이트 구동부, 상기 클럭 신호를 수신하여, 게이트 신호를 생성하여 상기 게이트 라인에 상기 게이트 신호를 출력하고, 상기 표시 패널 상에 상기 주변부 내에 형성된 게이트 신호 생성부, 상기 게이트 구동부로부터 생성된 상기 클럭 신호를 상기 게이트 신호 생성부에 전달하는 클럭 배선, 및 상기 게이트 신호 생성부에 상기 제1 방향으로 인접하여, 상기 주변부 내에서 상기 표시 패널과 연결되는 연성 필름을 포함한다. 상기 클럭 배선의 적어도 일부는 상기 연성 필름에 형성된다.

대표도 - 도1



(56) 선행기술조사문헌

KR1020100019014 A*

KR1020170047442 A*

KR1020170080848 A*

WO2015140861 A1*

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

영상을 표시하는 표시부 및 상기 표시부에 이웃하여 배치되는 비표시 영역인 주변부를 포함하고, 제1 방향으로 연장되는 복수의 게이트 라인들, 상기 제1 방향과 교차하는 제2 방향으로 연장되는 복수의 데이터 라인들 및 각각의 상기 게이트 라인들 및 상기 데이터 라인들과 전기적으로 연결되는 복수의 단위 픽셀들을 포함하는 표시 패널;

클럭 신호를 생성하는 게이트 구동부;

상기 클럭 신호를 수신하여, 게이트 신호를 생성하여 상기 게이트 라인에 상기 게이트 신호를 출력하고, 상기 표시 패널 상에 상기 주변부 내에 형성된 게이트 신호 생성부;

상기 게이트 구동부로부터 생성된 상기 클럭 신호를 상기 게이트 신호 생성부에 전달하는 클럭 배선; 및

상기 게이트 신호 생성부에 상기 제1 방향으로 인접하고, 상기 게이트 신호 생성부로부터 상기 제1 방향으로 이격되어 배치되며, 상기 주변부 내에서 상기 표시 패널과 연결되는 연성 필름을 포함하고,

상기 클럭 배선의 적어도 일부는 상기 연성 필름에 형성되는 것을 특징으로 하는 표시 장치.

청구항 2

제1 항에 있어서,

상기 게이트 신호 생성부의 박막 트랜지스터는 상기 단위 픽셀의 박막 트랜지스터와 동일 층으로부터 형성된 것을 특징으로 하는 표시 장치.

청구항 3

제2 항에 있어서,

상기 게이트 구동부가 실장되는 구동 기관; 및

상기 구동 기관과 상기 표시 패널을 연결하는 연성회로기관을 더 포함하는 것을 특징으로 하는 표시 장치.

청구항 4

제3 항에 있어서,

상기 클럭 배선은 상기 구동 기관의 상기 게이트 구동부로부터, 상기 구동 기관, 상기 연성회로기관, 상기 표시 패널의 상기 주변부, 상기 연성 필름 및 상기 표시 패널의 상기 주변부를 통해 상기 게이트 신호 생성부에 연결되는 것을 특징으로 하는 표시 장치.

청구항 5

제4 항에 있어서,

상기 데이터 라인들에 데이터 전압을 출력하는 데이터 구동부를 더 포함하고,

상기 데이터 라인들은 상기 데이터 구동부로부터 상기 연성회로기관 및 상기 표시 패널의 상기 주변부를 통해 상기 표시부 내로 연결되는 것을 특징으로 하는 표시 장치.

청구항 6

제3 항에 있어서,

상기 연성 필름은 상기 구동 기관에 직접 연결되어,

상기 클럭 배선은 상기 구동 기관의 상기 게이트 구동부로부터, 상기 구동 기관, 상기 연성 필름 및 상기 표시

패널의 상기 주변부를 통해 상기 게이트 신호 생성부에 연결되는 것을 특징으로 하는 표시 장치.

청구항 7

제1 항에 있어서,

상기 게이트 신호 생성부는 상기 표시 패널의 좌측에 형성되는 좌측 게이트 신호 생성부 및 우측에 형성되는 우측 게이트 신호 생성부를 포함하고,

하나의 상기 게이트 라인은 상기 좌측 게이트 신호 생성부 및 상기 우측 게이트 신호 생성부에 모두 연결되는 것을 특징으로 하는 표시 장치.

청구항 8

제7 항에 있어서,

상기 연성 필름은

상기 좌측 게이트 신호 생성부에 인접하게 배치되는 제1 연성 필름; 및

상기 우측 게이트 신호 생성부에 인접하게 배치되는 제2 연성 필름을 포함하고,

상기 클럭 배선은

상기 좌측 게이트 신호 생성부에 전기적으로 연결되는 좌측 클럭 배선 및 상기 우측 게이트 신호 생성부에 전기적으로 연결되는 우측 클럭 배선을 포함하는 것을 특징으로 하는 표시 장치.

청구항 9

제1 항에 있어서,

상기 연성 필름은 제1 연성 필름 및 상기 제1 연성 필름과 상기 제2 방향으로 이격되는 제2 연성 필름을 포함하고,

상기 클럭 배선은 제1 클럭 배선, 제a 클럭 배선 및 제a+1 클럭 배선을 포함하고, (여기서 a는 1보다 큰 자연수) 을 포함하고,

상기 게이트 신호 생성부는 제1 게이트 신호 생성부, 제a 게이트 신호 생성부 및 제a+1 게이트 신호 생성부를 포함하고,

상기 제1 클럭 배선, 및 상기 제a 클럭 배선은 상기 게이트 구동부로부터 상기 표시 패널의 상기 주변부, 상기 제1 연성 필름, 상기 표시 패널의 상기 주변부를 통해 상기 제1 게이트 신호 생성부 및 상기 제a 게이트 신호 생성부에 연결되고,

상기 제a+1 클럭 배선은 상기 게이트 구동부로부터 상기 표시 패널의 상기 주변부, 상기 제1 연성 필름, 상기 표시 패널의 상기 주변부, 상기 제2 연성 필름 및 상기 표시 패널의 상기 주변부를 통해 상기 제a+1 게이트 신호 생성부에 연결되는 것을 특징으로 하는 표시 장치.

청구항 10

제9 항에 있어서,

상기 제1 연성 필름과 상기 제2 연성 필름은 동일한 것을 특징으로 하는 표시 장치.

청구항 11

제10 항에 있어서,

상기 제1 연성 필름 및 제2 연성 필름은 각각 제1 배선 내지 제n 배선을 포함하고, 상기 제2 연성 필름의 상기 제1 내지 제n 배선 중 적어도 하나 이상은 더미(dummy)부로 플로팅된 것을 특징으로 하는 표시 장치.

청구항 12

제1 항에 있어서,

입력 영상 데이터 및 입력 제어 신호를 수신하고, 제1 제어 신호, 제2 제어 신호, 제3 제어 신호 및 데이터 신호를 생성하는 타이밍 컨트롤러;

상기 제2 제어 신호 및 상기 데이터 신호를 수신하여 감마 기준 전압을 생성하는 감마 기준 전압 생성부; 및
상기 감마 기준 전압을 수신하여 상기 데이터 라인들에 데이터 전압을 출력하는 데이터 구동부를 더 포함하고,
상기 게이트 구동부는 상기 제1 제어 신호를 수신하는 것을 특징으로 하는 표시 장치.

청구항 13

제12 항에 있어서,

상기 타이밍 컨트롤러, 상기 감마 기준 전압 생성부, 상기 게이트 구동부가 실장되는 구동 기관; 및

상기 구동 기관과 상기 표시 패널을 연결하는 연성회로기관을 더 포함하고,

상기 클럭 배선은 상기 구동 기관의 상기 게이트 구동부로부터, 상기 구동 기관, 상기 연성회로기관, 상기 표시 패널의 상기 주변부, 상기 연성 필름 및 상기 표시 패널의 상기 주변부를 통해 상기 게이트 신호 생성부에 연결되는 것을 특징으로 하는 표시 장치.

청구항 14

제1 항에 있어서,

상기 연성 필름은 c자 형으로 구부러져, 일 단면 상에서 상기 표시 패널의 가장자리가 상기 연성 필름의 양 끝단 사이에 배치되는 것을 특징으로 하는 표시 장치.

청구항 15

제1 항에 있어서,

상기 연성 필름은 상기 표시 패널의 측면 상에 사이드 본딩(side bonding)되는 것을 특징으로 하는 표시 장치.

청구항 16

제1 항에 있어서,

상기 연성 필름 상의 상기 클럭 배선은 제1 클럭 배선 및 제2 클럭 배선을 포함하고, 상기 제1 클럭 배선은 제1 저항부를 포함하고, 상기 제2 클럭 배선은 상기 제1 저항부와 다른 저항값을 갖는 제2 저항부를 포함하는 것을 특징으로 하는 표시 장치.

청구항 17

클럭 신호를 생성하는 게이트 구동부;

표시 패널 상에 집적되고 상기 클럭 신호를 수신하고 게이트 신호를 생성하는 제1 게이트 신호 생성부;

상기 제1 게이트 신호 생성부에 전기적으로 연결되어 상기 게이트 신호를 수신하며, 제1 방향으로 연장되는 제1 게이트 라인;

상기 게이트 구동부와 상기 제1 게이트 신호 생성부를 전기적으로 연결하여, 상기 클럭 신호를 전달하는 제1 클럭 배선; 및

상기 제1 게이트 신호 생성부에 상기 제1 방향으로 인접하고, 상기 제1 게이트 신호 생성부로부터 상기 제1 방향으로 이격되어 배치되며, 상기 표시 패널에 연결되고 상기 제1 클럭 배선의 일부가 형성된 연성 필름을 포함하는 표시 장치.

청구항 18

제17 항에 있어서,

상기 연성 필름은 상기 제1 방향과 수직인 제2 방향으로 상기 표시 패널의 가장자리를 따라 연장되는 것을 특징으로 하는 표시 장치.

청구항 19

제18 항에 있어서,

상기 제1 게이트 신호 생성부는 박막 트랜지스터를 포함하는 것을 특징으로 하는 표시 장치.

청구항 20

제19 항에 있어서,

상기 제1 클럭 배선은 상기 게이트 구동부로부터, 차례대로 상기 표시 패널, 상기 연성 필름 및 상기 표시 패널을 통해 연장되어 상기 제1 게이트 신호 생성부와 연결되는 것을 특징으로 하는 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 표시 장치에 관한 것으로, 보다 상세하게는 구동 로드(load)가 감소한 표시 장치에 관한 것이다.

배경 기술

[0002] 최근 들어, 기술의 발전에 힘입어 소형, 경량화 되면서 성능은 더욱 뛰어난 디스플레이 제품들이 생산되고 있다. 지금까지 디스플레이 장치에는 기존 브라운관 텔레비전(cathode ray tube: CRT)이 성능이나 가격 면에서 많은 장점을 가지고 널리 사용되었으나, 소형화 또는 휴대성의 측면에서 CRT의 단점을 극복하고, 소형화, 경량화 및 저전력 소비 등의 장점을 갖는 표시 장치, 예를 들면 플라즈마 표시 장치, 액정 표시 장치 및 유기 발광 표시 장치 등이 주목을 받고 있다.

[0003] 상기 표시 장치는 일반적으로, 표시 패널 및 패널 구동부를 포함한다. 상기 표시 패널은 복수의 게이트 라인들, 복수의 데이터 라인들 및 이들과 연결된 복수의 화소들을 포함한다. 상기 패널 구동부는 상기 화소들을 구동하기 위해 구동 신호를 발생하여 상기 게이트 라인들 및 상기 데이터 라인들에 제공한다.

[0004] 상기 표시 장치가 대형화 됨에 따라, 상기 구동 신호들의 로드(load)가 증가하여 딜레이(delay)가 발생한다. 이에 따라 상기 표시 장치의 표시 품질이 저하되는 문제가 있었다. 또한, 상기 구동 신호들을 전달하기 위한 신호 배선들이 상기 표시 패널의 비표시 영역인 주변 영역에 형성됨에 따라 상기 표시 장치의 비표시 영역, 즉 베젤이 두꺼워 지는 문제가 있었다.

발명의 내용

해결하려는 과제

[0005] 이에 본 발명의 기술적 과제는 이러한 점에서 착안된 것으로, 본 발명의 목적은 구동 로드(load)가 감소하고, 비표시 영역인 베젤이 줄어든 표시 장치에 을 제공하는 것이다.

과제의 해결 수단

[0006] 상기한 본 발명의 목적을 실현하기 위한 일 실시예에 따른 표시 장치는 영상을 표시하는 표시부 및 상기 표시부에 이웃하여 배치되는 비표시 영역인 주변부를 포함하고, 제1 방향으로 연장되는 복수의 게이트 라인들, 상기 제1 방향과 교차하는 제2 방향으로 연장되는 복수의 데이터 라인들 및 각각의 상기 게이트 라인들 및 상기 데이터 라인들과 전기적으로 연결되는 복수의 단위 픽셀들을 포함하는 표시 패널, 클럭 신호를 생성하는 게이트 구동부, 상기 클럭 신호를 수신하여, 게이트 신호를 생성하여 상기 게이트 라인에 상기 게이트 신호를 출력하고, 상기 표시 패널 상에 상기 주변부 내에 형성된 게이트 신호 생성부, 상기 게이트 구동부로부터 생성된 상기 클럭 신호를 상기 게이트 신호 생성부에 전달하는 클럭 배선, 및 상기 게이트 신호 생성부에 상기 제1 방향으로 인접하여, 상기 주변부 내에서 상기 표시 패널과 연결되는 연성 필름을 포함한다. 상기 클럭 배선의 적어도 일부는 상기 연성 필름에 형성된다.

[0007] 본 발명의 일 실시예에 있어서, 상기 게이트 신호 생성부의 박막 트랜지스터는 상기 단위 픽셀의 박막 트랜지스터와 동일 층으로부터 형성될 수 있다.

[0008] 본 발명의 일 실시예에 있어서, 상기 표시 장치는 상기 게이트 구동부가 실장되는 구동 기관, 및 상기 구동 기

판과 상기 표시 패널을 연결하는 연성회로기판을 더 포함할 수 있다.

- [0009] 본 발명의 일 실시예에 있어서, 상기 클럭 배선은 상기 구동 기관의 상기 게이트 구동부로부터, 상기 구동 기관, 상기 연성회로기판, 상기 표시 패널의 상기 주변부, 상기 연성 필름 및 상기 표시 패널의 상기 주변부를 통해 상기 게이트 신호 생성부에 연결될 수 있다.
- [0010] 본 발명의 일 실시예에 있어서, 상기 표시 장치는 상기 데이터 라인들에 데이터 전압을 출력하는 데이터 구동부를 더 포함할 수 있다. 상기 데이터 라인들은 상기 데이터 구동부로부터 상기 연성회로기판 및 상기 표시 패널의 상기 주변부를 통해 상기 표시부 내로 연결될 수 있다.
- [0011] 본 발명의 일 실시예에 있어서, 상기 연성 필름은 상기 구동 기관에 직접 연결될 수 있다. 상기 클럭 배선은 상기 구동 기관의 상기 게이트 구동부로부터, 상기 구동 기관, 상기 연성 필름 및 상기 표시 패널의 상기 주변부를 통해 상기 게이트 신호 생성부에 연결될 수 있다.
- [0012] 본 발명의 일 실시예에 있어서, 상기 게이트 신호 생성부는 상기 표시 패널의 좌측에 형성되는 좌측 게이트 신호 생성부 및 우측에 형성되는 우측 게이트 신호 생성부를 포함할 수 있다. 하나의 상기 게이트 라인에 상기 좌측 게이트 신호 생성부 및 상기 우측 게이트 신호 생성부에 모두 연결될 수 있다.
- [0013] 본 발명의 일 실시예에 있어서, 상기 연성 필름은 상기 좌측 게이트 신호 생성부에 인접하게 배치되는 제1 연성 필름, 및 상기 우측 게이트 신호 생성부에 인접하게 배치되는 제2 연성 필름을 포함할 수 있다. 상기 클럭 배선은 상기 좌측 게이트 신호 생성부에 전기적으로 연결되는 좌측 클럭 배선 및 상기 우측 게이트 신호 생성부에 전기적으로 연결되는 우측 클럭 배선을 포함할 수 있다.
- [0014] 본 발명의 일 실시예에 있어서, 상기 연성 필름은 제1 연성 필름 및 상기 제1 연성 필름과 상기 제2 방향으로 이격되는 제2 연성 필름을 포함할 수 있다. 상기 클럭 배선은 제1 클럭 배선, 제a 클럭 배선 및 제a+1 클럭 배선을 포함하고, (여기서 a는 1보다 큰 자연수) 을 포함할 수 있다. 상기 게이트 신호 생성부는 제1 게이트 신호 생성부, 제a 게이트 신호 생성부 및 제a+1 게이트 신호 생성부를 포함할 수 있다. 상기 제1 클럭 배선, 및 상기 제a 클럭 배선은 상기 게이트 구동부로부터 상기 표시 패널의 상기 주변부, 상기 제1 연성 필름, 상기 표시 패널의 상기 주변부를 통해 상기 제1 게이트 신호 생성부 및 상기 제a 게이트 신호 생성부에 연결될 수 있다. 상기 제a+1 클럭 배선은 상기 게이트 구동부로부터 상기 표시 패널의 상기 주변부, 상기 제1 연성 필름, 상기 표시 패널의 상기 주변부, 상기 제2 연성 필름 및 상기 표시 패널의 상기 주변부를 통해 상기 제a+1 게이트 신호 생성부에 연결될 수 있다.
- [0015] 본 발명의 일 실시예에 있어서, 상기 제1 연성 필름과 상기 제2 연성 필름은 동일할 수 있다.
- [0016] 본 발명의 일 실시예에 있어서, 상기 제1 연성 필름 및 제2 연성 필름은 각각 제1 배선 내지 제n 배선을 포함하고, 상기 제2 연성 필름의 상기 제1 내지 제n 배선 중 적어도 하나 이상은 더미부로 플로팅된 것일 수 있다.
- [0017] 본 발명의 일 실시예에 있어서, 상기 표시 장치는 입력 영상 데이터 및 입력 제어 신호를 수신하고, 제1 제어 신호, 제2 제어 신호, 제3 제어 신호 및 데이터 신호를 생성하는 타이밍 컨트롤러, 상기 제2 제어 신호 및 상기 데이터 신호를 수신하여 감마 기준 전압을 생성하는 감마 기준 전압 생성부, 및 상기 감마 기준 전압을 수신하여 상기 데이터 라인들에 데이터 전압을 출력하는 데이터 구동부를 더 포함할 수 있다. 상기 게이트 구동부는 상기 제1 제어 신호를 수신할 수 있다.
- [0018] 본 발명의 일 실시예에 있어서, 상기 표시 장치는 상기 타이밍 컨트롤러, 상기 감마 기준 전압 생성부, 상기 게이트 구동부가 실장되는 구동 기관, 및 상기 구동 기관과 상기 표시 패널을 연결하는 연성회로기판을 더 포함할 수 있다. 상기 클럭 배선은 상기 구동 기관의 상기 게이트 구동부로부터, 상기 구동 기관, 상기 연성회로기판, 상기 표시 패널의 상기 주변부, 상기 연성 필름 및 상기 표시 패널의 상기 주변부를 통해 상기 게이트 신호 생성부에 연결될 수 있다.
- [0019] 본 발명의 일 실시예에 있어서, 상기 연성 필름은 c자 형으로 구부러져, 일 단면 상에서 상기 표시 패널의 가장자리가 상기 연성 필름의 양 끝단 사이에 배치될 수 있다.
- [0020] 본 발명의 일 실시예에 있어서, 상기 연성 필름은 상기 표시 패널의 측면 상에 사이드 본딩(side bonding)될 수 있다.
- [0021] 본 발명의 일 실시예에 있어서, 상기 연성 필름 상의 상기 클럭 배선은 제1 클럭 배선 및 제2 클럭 배선을 포함하고, 상기 제1 클럭 배선은 제1 저항부를 포함하고, 상기 제2 클럭 배선은 상기 제1 저항부와 다른 저항값을

갖는 제2 저항부를 포함할 수 있다.

- [0022] 상기한 본 발명의 목적을 실현하기 위한 일 실시예에 따른 표시 장치는 클럭 신호를 생성하는 게이트 구동부, 표시 패널 상에 집적되고 상기 클럭 신호를 수신하고 게이트 신호를 생성하는 제1 게이트 신호 생성부, 상기 제1 게이트 신호 생성부에 전기적으로 연결되어 상기 게이트 신호를 수신하며, 제1 방향으로 연장되는 제1 게이트 라인, 상기 게이트 구동부와 상기 제1 게이트 신호 생성부를 전기적으로 연결하여, 상기 클럭 신호를 전달하는 제1 클럭 배선, 및 상기 제1 게이트 신호 생성부에 상기 제1 방향으로 인접하여 상기 표시 패널에 연결되고 상기 제1 클럭 배선의 일부가 형성된 연성 필름을 포함한다.
- [0023] 본 발명의 일 실시예에 있어서, 상기 연성 필름은 상기 제1 방향과 수직한 제2 방향으로 상기 표시 패널의 가장 자리를 따라 연장될 수 있다.
- [0024] 본 발명의 일 실시예에 있어서, 상기 제1 게이트 신호 생성부는 박막 트랜지스터를 포함할 수 있다.
- [0025] 본 발명의 일 실시예에 있어서, 상기 제1 클럭 배선은 상기 게이트 구동부로부터, 차례대로 상기 표시 패널, 상기 제1 연성 필름 및 상기 표시 패널을 통해 연장되어 상기 제1 게이트 신호 생성부와 연결될 수 있다.

발명의 효과

- [0026] 본 발명의 실시예들에 따르면, 표시 장치는 표시 패널, 게이트 구동부, 게이트 신호 생성부, 클럭 배선 및 연성 필름을 포함할 수 있다. 상기 클럭 배선의 대부분이 상기 연성 필름에 형성되고, 상기 연성 필름에 형성되는 회로 배선들은 일반적으로 상기 표시 패널에 집적되는 회로 배선 대비 저항값이 작아 로드(load)가 작을 수 있다. 이에 따라, 상기 표시 장치가 대형화 되더라도 상기 클럭 신호의 딜레이에 의한 표시 품질 저하를 방지할 수 있다.
- [0027] 또한, 상기 클럭 배선의 대부분이 상기 연성 필름에 형성되므로, 상기 클럭 배선 전체가 상기 표시 패널의 주변부에 형성된 경우에 비해 비표시 영역인 상기 주변부의 크기가 줄어들 수 있다. 이에 따라 베젤 폭이 줄어든 표시 장치를 제공할 수 있다.
- [0028] 또한, 상기 연성 필름은 복수개의 연성 필름들을 포함할 수 있으며, 상기 연성 필름들은 모두 동일한 필름으로 형성될 수 있으며, 하나의 필름 설계로 적용할 수 있으므로, 제조 비용이 절감될 수 있다.
- [0029] 또한, 상기 연성 필름은 상기 표시 패널의 뒷면으로 구부러지거나, 사이드 본딩될 수 있으므로, 상기 베젤 폭이 더 줄어들 수 있다.
- [0030] 또한, 상기 연성 필름의 상기 클럭 배선은 저항부를 포함하여, 상기 클럭 배선의 길이 차이에 따른 클럭 신호의 편차가 줄어들어 표시 품질이 향상될 수 있다.
- [0031] 다만, 본 발명의 효과는 상기 효과들로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

도면의 간단한 설명

- [0032] 도 1은 본 발명의 일 실시예에 따른 표시 장치의 평면도이다.
- 도 2는 도 1의 표시 장치의 좌측 상부의 부분 확대도이다.
- 도 3a는 도 2의 표시 장치의 A 부분의 부분 확대도이다.
- 도 3b는 도 2의 표시 장치의 B 부분의 부분 확대도이다.
- 도 4는 본 발명의 일 실시예에 따른 표시 장치의 평면도이다.
- 도 5는 도 4의 표시 장치의 좌측 상부 및 우측 상부의 부분 확대도이다.
- 도 6는 본 발명의 일 실시예에 따른 표시 장치의 평면도이다.
- 도 7는 도 6의 표시 장치의 좌측 상부의 부분 확대도이다.
- 도 8은 본 발명의 일 실시예에 따른 표시 장치의 측단면도이다.
- 도 9는 본 발명의 일 실시예에 따른 표시 장치의 측단면도이다.

도 10a 및 도 10b는 종래 기술에 따른 표시 장치의 주변부의 폭과 본 발명의 일 실시예에 따른 표시 장치의 주변부의 폭을 비교하기 위한 도면들이다.

도 11은 본 발명의 일 실시예에 따른 표시 장치 제1 연성 필름의 평면도이다.

발명을 실시하기 위한 구체적인 내용

- [0033] 이하, 도면들을 참조하여 본 발명의 바람직한 실시예들을 보다 상세하게 설명하기로 한다.
- [0034] 도 1은 본 발명의 일 실시예에 따른 표시 장치의 평면도이다.
- [0035] 도 1을 참조하면, 상기 표시 장치는 표시 패널(100), 구동 기관(200), 타이밍 컨트롤러(210), 게이트 구동부(220) 및 감마 기준 전압 생성부(230)를 포함하는 구동 회로부(DR), 게이트 신호 생성부(ASG), 데이터 구동부(240), 전압 생성부(미도시), 제1 연성 필름(FL1), 제2 연성 필름(FL2), 제3 연성 필름(FL3), 제4 연성 필름(FL4), 및 연성회로기관(300)을 포함할 수 있다.
- [0036] 상기 표시 패널(100)은 영상을 표시하는 표시부 및 상기 표시부(DA)에 이웃하여 배치되는 비표시 영역인 주변부(PA)를 포함할 수 있다.
- [0037] 상기 표시 패널(100)은 복수의 게이트 라인들(G1, ,Gn), 복수의 데이터 라인들(D1, ,Dm) 및 상기 게이트 라인들(G1, ,Gn)과 상기 데이터 라인들(D1, ,Dm) 각각에 전기적으로 연결된 복수의 단위 픽셀들을 포함할 수 있다. 상기 게이트 라인들(G1, ,Gn)은 제1 방향(D1)으로 연장되고, 상기 데이터 라인들(D1, ,Dm)은 상기 제1 방향(D1)과 교차하는 제2 방향(D2)으로 연장될 수 있다.
- [0038] 각 단위 픽셀은 스위칭 소자(미도시), 상기 스위칭 소자에 전기적으로 연결된 액정 캐패시터(미도시) 및 스토리지 캐패시터(미도시)를 포함할 수 있다. 상기 단위 픽셀들은 매트릭스 형태로 배치될 수 있다.
- [0039] 상기 구동 기관(200)은 상기 연성회로기관(300)에 의해, 상기 표시 패널(100)과 연결될 수 있다. 상기 구동 기관(200) 상에는 상기 구동 회로부(DR)가 실장될 수 있다. 상기 구동 회로부(DR)는 상기 타이밍 컨트롤러(210), 상기 게이트 구동부(220) 및 상기 감마 기준 전압 생성부(230)를 포함할 수 있다.
- [0040] 상기 타이밍 컨트롤러(210)는 외부의 장치(미도시)로부터 입력 영상 데이터(RGB) 및 입력 제어 신호(CONT)를 수신할 수 있다. 상기 입력 영상 데이터는 적색 영상 데이터(R), 녹색 영상 데이터(G) 및 청색 영상 데이터(B)를 포함할 수 있다. 상기 입력 제어 신호(CONT)는 마스터 클럭 신호, 데이터 인에이블 신호를 포함할 수 있다. 상기 입력 제어 신호(CONT)는 수직 동기 신호 및 수평 동기 신호를 더 포함할 수 있다.
- [0041] 상기 타이밍 컨트롤러(210)는 상기 입력 영상 데이터(RGB) 및 상기 입력 제어 신호(CONT)를 근거로 제1 제어 신호(CONT1), 제2 제어 신호(CONT2), 제3 제어 신호(CONT3) 및 데이터 신호(DATA)를 생성할 수 있다.
- [0042] 상기 타이밍 컨트롤러(210)는 상기 입력 제어 신호(CONT)를 근거로 상기 게이트 구동부(220)의 동작을 제어하기 위한 상기 제1 제어 신호(CONT1)를 생성하여 상기 게이트 구동부(220)에 출력할 수 있다. 상기 제1 제어 신호(CONT1)는 수직 개시 컨트롤 신호 및 게이트 클럭 컨트롤 신호를 포함할 수 있다.
- [0043] 상기 타이밍 컨트롤러(210)는 상기 입력 제어 신호(CONT)를 근거로 상기 데이터 구동부(240)의 동작을 제어하기 위한 상기 제2 제어 신호(CONT2)를 생성하여 상기 데이터 구동부(240)에 출력할 수 있다. 상기 제2 제어 신호(CONT2)는 수평 개시 신호 및 로드 신호를 포함할 수 있다.
- [0044] 상기 타이밍 컨트롤러(210)는 상기 입력 영상 데이터(RGB)를 근거로 데이터 신호(DATA)를 생성할 수 있다. 상기 타이밍 컨트롤러(210)는 상기 데이터 신호(DATA)를 상기 데이터 구동부(240)에 출력할 수 있다.
- [0045] 상기 타이밍 컨트롤러(210)는 상기 입력 제어 신호(CONT)를 근거로 상기 감마 기준 전압 생성부(230)의 동작을 제어하기 위한 상기 제3 제어 신호(CONT3)를 생성하여 상기 감마 기준 전압 생성부(230)에 출력할 수 있다.
- [0046] 상기 게이트 구동부(220)는 상기 타이밍 컨트롤러(210)로부터 입력 받은 상기 제1 제어 신호(CONT1) 및 상기 전압 생성부로부터 입력 받은 구동 전압에 응답하여 게이트 구동 신호를 생성한다. 상기 게이트 구동 신호는 예를 들면, 클럭 신호를 포함할 수 있다.
- [0047] 상기 클럭 신호는 클럭 배선(CLK)을 통해 상기 게이트 구동부(220)로부터 상기 게이트 신호 생성부(ASG)에 전달될 수 있다. 상기 클럭 배선(CLK)은 상기 구동 기관(200) 상의 상기 게이트 구동부(220)로부터 상기 연성회로기관(300) 및 상기 표시 패널(100)의 비표시 영역인 상측의 주변부(PA)를 지나 상기 제1 연성 필름(FL1) 상에 형

성될 수 있다. 상기 클럭 배선들(CLK)의 일부는 상기 제1 연성 필름(FL1)을 통해 상기 게이트 신호 생성부(ASG)에 연결될 수 있다. 상기 클럭 배선들(CLK)의 다른 일부는 상기 제1 연성 필름(FL1), 상기 표시 패널(100)의 상기 주변 영역(PA) 및 상기 제2 연성 필름(FL2)을 통해 상기 게이트 신호 생성부(ASG)에 연결될 수 있다. 상기 클럭 배선들(CLK)의 또 다른 일부는 상기 제1 연성 필름(FL1), 상기 표시 패널(100)의 상기 주변 영역(PA), 상기 제2 연성 필름(FL2), 상기 표시 패널(100)의 상기 주변 영역(PA) 및 상기 제3 연성 필름(FL3)을 통해 상기 게이트 신호 생성부(ASG)에 연결될 수 있다. 상기 클럭 배선들(CLK)의 또 다른 일부는 상기 제1 연성 필름(FL1), 상기 표시 패널(100)의 상기 주변 영역(PA), 상기 제2 연성 필름(FL2), 상기 표시 패널(100)의 상기 주변 영역(PA), 상기 제3 연성 필름(FL3) 상기 표시 패널(100)의 상기 주변 영역(PA) 및 상기 제4 연성 필름(FL4)을 통해 상기 게이트 신호 생성부(ASG)에 연결될 수 있다. 이에 대한 자세한 설명은 도 2, 3a 및 3b에서 후술한다.

- [0048] 상기 제1 연성 필름(FL1), 상기 제2 연성 필름(FL2), 상기 제3 연성 필름(FL3) 및 상기 제4 연성 필름(FL4)은 상기 표시 패널(100)의 상기 제1 방향(D1)의 일측에 상기 게이트 신호 생성부(ASG)에 인접하여 상기 표시 패널(100)과 연결될 수 있다. 상기 표시 패널(100)과 상기 제1 내지 제4 연성 필름(FL1 내지 FL4)의 연결은 알려진 다양한 방법으로 구현될 수 있다. 상기 제1 연성 필름(FL1), 상기 제2 연성 필름(FL2), 상기 제3 연성 필름(FL3) 및 상기 제4 연성 필름(FL4) 상기 제2 방향(D2)을 따라 순서대로 배치될 수 있다.
- [0049] 상기 게이트 신호 생성부(ASG)는 상기 게이트 구동부(220)로부터 입력 받은 상기 클럭 신호등의 게이트 구동 신호에 응답하여 상기 게이트 라인들(G1, ..., Gn)을 구동하기 위한 게이트 신호들을 생성한다. 상기 게이트 신호 생성부(350)는 상기 게이트 신호들을 상기 게이트 라인들(G1, ..., Gn)에 순차적으로 출력한다.
- [0050] 예를 들어, 상기 게이트 신호 생성부(ASG)는 상기 표시 패널(100)의 상기 주변부에 집적(integrated)되는 아몰피스 실리콘 게이트부일 수 있다. 즉, 상기 게이트 신호 생성부(ASG)는 박막 트랜지스터를 포함할 수 있으며, 상기 박막 트랜지스터는 상기 단위 픽셀의 박막 트랜지스터와 동일한 층으로부터 형성될 수 있다. 즉, 상기 단위 픽셀의 상기 박막 트랜지스터를 패터닝 할 때, 상기 게이트 신호 생성부(ASG)의 상기 박막 트랜지스터를 함께 형성할 수 있다.
- [0051] 상기 감마 기준 전압 생성부(230)는 상기 타이밍 컨트롤러(210)로부터 입력 받은 상기 제3 제어 신호(CONT3)에 응답하여 감마 기준 전압(VGREF)을 생성할 수 있다. 상기 감마 기준 전압 생성부(230)는 상기 감마 기준 전압(VGREF)을 상기 데이터 구동부(240)에 제공할 수 있다. 상기 감마 기준 전압(VGREF)은 각각의 데이터 신호(DATA)에 대응하는 값을 가질 수 있다.
- [0052] 상기 감마 기준 전압 생성부(230)는 상기 타이밍 컨트롤러(210) 내에 배치되거나 상기 데이터 구동부(240) 내에 배치될 수 있다.
- [0053] 상기 데이터 구동부(240)는 상기 타이밍 컨트롤러(210)로부터 상기 제2 제어 신호(CONT2) 및 상기 데이터 신호(DATA)를 입력 받고, 상기 감마 기준 전압 생성부(230)로부터 상기 감마 기준 전압(VGREF)을 입력 받을 수 있다. 상기 데이터 구동부(240)는 상기 데이터 신호(DATA)를 상기 감마 기준 전압(VGREF)을 이용하여 아날로그 형태의 데이터 전압으로 변환할 수 있다. 상기 데이터 구동부(240)는 상기 데이터 전압을 상기 데이터 라인(DL)에 출력할 수 있다.
- [0054] 상기 데이터 구동부(240)는 쉬프트 레지스터(미도시), 래치(미도시), 신호 처리부(미도시) 및 버퍼부(미도시)를 포함할 수 있다. 상기 쉬프트 레지스터는 래치 펄스를 상기 래치에 출력할 수 있다. 상기 래치는 상기 데이터 신호(DATA)를 일시 저장한 후 상기 신호 처리부에 출력할 수 있다. 상기 신호 처리부는 상기 디지털 형태인 상기 데이터 신호(DATA) 및 상기 감마 기준 전압(VGREF)을 근거로 아날로그 형태의 상기 데이터 전압을 생성하여 상기 버퍼부에 출력할 수 있다. 상기 버퍼부는 상기 데이터 전압의 레벨이 일정한 레벨을 갖도록 보상하여 상기 데이터 전압을 상기 데이터 라인(DL)에 출력할 수 있다.
- [0055] 상기 데이터 구동부(240)는 상기 연성회로기판(300) 상에 테이프 캐리어 패키지(tape carrier package: TCP) 형태로 상기 표시 패널(100)에 연결될 수 있다. 또한, 상기 데이터 구동부(240)는 상기 연성회로기판(300) 상에 직접 실장되는 COF(Chip on film) 형태로 상기 표시 패널(100)에 연결될 수도 있다. 한편, 상기 데이터 구동부(240)는 상기 표시 패널(100)에 직접 실장되거나, 상기 표시 패널(100)의 상기 주변부에 집적될 수도 있다.
- [0056] 상기 전압 생성부는 상기 게이트 신호를 생성하기 위해 필요한 상기 구동 전압을 생성하여 상기 게이트 구동부(220)에 출력할 수 있다. 상기 구동 전압은 게이트 온 전압, 및 게이트 오프 전압을 포함할 수 있다.
- [0057] 본 실시예에 따르면, 상기 클럭 신호는 상기 클럭 배선(CLK)을 따라 상기 표시 패널(100) 상에 집적된 상기 게

이트 신호 생성부(ASG)에 제공될 수 있다. 상기 클럭 배선(CLK)은 상기 게이트 구동부(220)로부터 상기 구동 기관(200), 상기 연성회로기관(300), 상기 표시 패널(100)의 상기 주변부(PA), 상기 제1 내지 제4 연성 필름(FL1, FL2, FL3, FL4)을 통해 형성되어, 상기 게이트 신호 생성부(ASG)에 연결될 수 있다.

- [0058] 상기 표시 장치가 대형화 됨에 따라, 상기 클럭 배선(CLK)의 길이가 길어져 로드(load)가 증가하면, 제1 게이트 라인(G1)에 대응하는 상기 클럭 신호와 제n 게이트 라인(Gn)에 대응하는 상기 클럭 신호의 딜레이가 발생할 수 있다. 본 실시예에 따르면, 상기 클럭 배선(CLK)의 대부분이 상기 제1 내지 제4 연성 필름(FL1, FL2, FL3, FL4)에 형성되고, 상기 제1 내지 제4 연성 필름(FL1, FL2, FL3, FL4)들에 형성되는 회로 배선들은 일반적으로 상기 표시 패널(100)에 집적되는 회로 배선 대비 저항값이 작아 로드(load)가 작을 수 있다. 이에 따라, 상기 표시 장치가 대형화 되더라도 상기 클럭 신호의 딜레이에 의한 표시 품질 저하를 방지할 수 있다.
- [0059] 또한, 상기 클럭 배선(CLK)의 대부분이 상기 제1 내지 제4 연성 필름(FL1, FL2, FL3, FL4)에 형성되므로, 상기 클럭 배선(CLK) 전체가 상기 표시 패널(100)의 상기 주변부(PA)에 형성된 경우에 비해 비표시 영역인 상기 주변부(PA)의 크기가 줄어들 수 있다. 이에 따라 베젤 폭이 줄어든 표시 장치를 제공할 수 있다.
- [0060] 도시하지 않았으나, 상기 클럭 신호 뿐, 아니라 상기 게이트 온 전압 및 상기 게이트 오프 전압 등의 구동 전압도, 상기 클럭 신호 라인(CLK)과 유사하게, 상기 구동 기관(200), 상기 연성회로기관(300), 상기 표시 패널(100) 및 상기 제1 내지 제4 연성 필름(FL1, FL2, FL3, FL4)을 지나 상기 게이트 신호 생성부(ASG)에 연결될 수 있다. 즉, 상기 클럭 신호가 전달되는 상기 클럭 배선(CLK)과 동일하게 상기 구동 전압을 전달하는 구동 전압 배선이 상기 제1 내지 제4 연성 필름(FL1, FL2, FL3, FL4)에 형성될 수 있다.
- [0061] 도 2는 도 표시 장치의 좌측 상부의 부분 확대도이다. 도 3a는 도 2의 표시 장치의 A 부분의 부분 확대도이다. 도 3b는 도 2의 표시 장치의 B 부분의 부분 확대도이다.
- [0062] 도 1, 2, 3a 및 3b를 참조하면, 상기 표시 장치는 표시 패널(100), 구동 기관(200), 타이밍 컨트롤러(210), 게이트 구동부(220) 및 감마 기준 전압 생성부(230)를 포함하는 구동 회로부(DR), 게이트 신호 생성부(ASG), 데이터 구동부(240), 전압 생성부(미도시), 제1 연성 필름(FL1), 제2 연성 필름(FL2), 제3 연성 필름(FL3), 제4 연성 필름(FL4), 및 연성회로기관(300)을 포함할 수 있다.
- [0063] 상기 표시 패널(100)은 영상을 표시하는 표시부 및 상기 표시부(DA)에 이웃하여 배치되는 비표시 영역인 주변부(PA)를 포함할 수 있다.
- [0064] 상기 표시 패널(100)은 복수의 게이트 라인들(G1, Gn), 복수의 데이터 라인들(D1, Dm) 및 상기 게이트 라인들(G1, Gn)과 상기 데이터 라인들(D1, Dm) 각각에 전기적으로 연결된 복수의 단위 픽셀들을 포함할 수 있다.
- [0065] 상기 게이트 라인들은 제1 게이트 라인(G1), 제2 게이트 라인(G2), 제a 게이트 라인(Ga), 제a+1 게이트 라인(Ga+1), 및 제n 게이트 라인(Gn)을 포함할 수 있다. (여기서 a, n은 $1 < a, a+1 < n$ 을 만족하는 자연수) 상기 게이트 신호 생성부(ASG)는 제1 게이트 신호 생성부(ASG1), 제2 게이트 신호 생성부(ASG2), 제a 게이트 신호 생성부(ASGa), 제a+1 게이트 신호 생성부(ASGa+1)를 포함할 수 있다. 도시되지 않았으나 상기 게이트 신호 생성부(ASG)는 상기 제n 게이트 라인(Gn)에 대응되는 제n 게이트 신호 생성부를 더 포함할 수 있다.
- [0066] 상기 클럭 배선은 제1 클럭 배선(CLK1), 제2 클럭 배선(CLK2), 제a 클럭 배선(CLKa), 제a+1 클럭 배선(CLKa+1) 및 제n 클럭 배선(CLKn)을 포함할 수 있다.
- [0067] 상기 제1 클럭 배선(CLK1)은 상기 표시 패널(100)의 상측 주변부에서 상기 제1 방향(D1)을 따라 연장될 수 있다. 상기 제1 클럭 배선(CLK1)은 상기 제1 연성 필름(FL1) 상에 형성되어, 상기 제2 방향(D2)으로 연장될 수 있다. 상기 제1 클럭 배선(CLK1)은 상기 표시 패널(100) 상에서 다시 상기 제1 방향(D1)을 따라 연장되어 상기 제1 게이트 신호 생성부(ASG1)에 연결될 수 있다. 상기 제1 게이트 신호 생성부(ASG1)는 상기 제1 게이트 라인(G1)에 연결될 수 있다. 즉, 상기 제1 클럭 배선(CLK1)은 상기 게이트 구동부(220)로부터 상기 구동 기관(200), 상기 연성회로필름(300), 상기 표시 패널(100)의 상측의 상기 주변부, 상기 제1 연성 필름(FL1), 및 상기 표시 패널(100)의 좌측의 상기 주변부(PA)를 통해 연장되어 상기 제1 게이트 신호 생성부(ASG1)에 연결될 수 있다.
- [0068] 상기 제2 클럭 배선(CLK2)은 상기 표시 패널(100)의 상측 주변부에서 상기 제1 방향(D1)을 따라 연장될 수 있다. 상기 제2 클럭 배선(CLK2)은 상기 제1 연성 필름(FL1) 상에 형성되어, 상기 제2 방향(D2)으로 연장될 수 있다. 상기 제2 클럭 배선(CLK2)은 상기 표시 패널(100) 상에서 다시 상기 제1 방향(D1)을 따라 연장되어 상기 제2 게이트 신호 생성부(ASG2)에 연결될 수 있다. 상기 제2 게이트 신호 생성부(ASG2)는 상기 제2 게이트 라인(G2)에 연결될 수 있다. 즉, 상기 제2 클럭 배선(CLK2)은 상기 게이트 구동부(220)로부터 상기 구동 기관(200),

상기 연성회로필름(300), 상기 표시 패널(100)의 상측의 상기 주변부, 상기 제1 연성 필름(FL1), 및 상기 표시 패널(100)의 좌측의 상기 주변부(PA)를 통해 연장되어 상기 제2 게이트 신호 생성부(ASG2)에 연결될 수 있다.

[0069] 상기 제a 클럭 배선(CLKa)은 상기 표시 패널(100)의 상측 주변부에서 상기 제1 방향(D1)을 따라 연장될 수 있다. 상기 제a 클럭 배선(CLKa)은 상기 제1 연성 필름(FL1) 상에 형성되어, 상기 제2 방향(D2)으로 연장될 수 있다. 상기 제a 클럭 배선(CLKa)은 상기 표시 패널(100) 상에서 다시 상기 제1 방향(D1)을 따라 연장되어 상기 제a 게이트 신호 생성부(ASGa)에 연결될 수 있다. 상기 제a 게이트 신호 생성부(ASGa)는 상기 제a 게이트 라인(Ga)에 연결될 수 있다. 즉, 상기 제a 클럭 배선(CLKa)은 상기 게이트 구동부(220)로부터 상기 구동 기관(200), 상기 연성회로필름(300), 상기 표시 패널(100)의 상측의 상기 주변부, 상기 제1 연성 필름(FL1), 및 상기 표시 패널(100)의 좌측의 상기 주변부(PA)를 통해 연장되어 상기 제a 게이트 신호 생성부(ASGa)에 연결될 수 있다.

[0070] 상기 제a+1 클럭 배선(CLKa+1)은 상기 표시 패널(100)의 상측 주변부에서 상기 제1 방향(D1)을 따라 연장될 수 있다. 상기 제a+1 클럭 배선(CLKa+1)은 상기 제1 연성 필름(FL1) 상에 형성되어, 상기 제2 방향(D2)으로 연장될 수 있다. 상기 제a+1 클럭 배선(CLKa+1)은 상기 표시 패널(100) 상에서 다시 상기 제2 방향(D2)을 따라 연장되어 상기 제2 연성 필름(FL2)까지 연장될 수 있다. 상기 제a+1 클럭 배선(CLKa)은 상기 제1 연성 필름(FL1) 상에 형성되어, 상기 제2 방향(D2)으로 연장될 수 있다. 상기 제a+1 클럭 배선(CLKa+1)은 상기 표시 패널(100) 상에서 다시 상기 제1 방향(D1)을 따라 연장되어 상기 제a+1 게이트 신호 생성부(ASGa+1)에 연결될 수 있다. 상기 제a+1 게이트 신호 생성부(ASGa+1)는 상기 제a+1 게이트 라인(Ga+1)에 연결될 수 있다. 즉, 상기 제a+1 클럭 배선(CLKa+1)은 상기 게이트 구동부(220)로부터 상기 구동 기관(200), 상기 연성회로필름(300), 상기 표시 패널(100)의 상측의 상기 주변부, 상기 제1 연성 필름(FL1), 상기 표시 패널(100)의 좌측의 상기 주변부(PA), 상기 제2 연성 필름(FL2) 및 상기 표시 패널(100)의 좌측의 상기 주변부(PA)를 통해 연장되어 상기 제a+1 게이트 신호 생성부(ASGa+1)에 연결될 수 있다.

[0071] 상기 제3 연성 필름(FL3)과 상기 제4 연성 필름(FL4)에 대해서는 자세히 도시하지 않았으나, 상기 제1 연성 필름(FL1) 및 상기 제2 연성 필름(FL2) 상에 형성되는 상기 클럭 배선과 유사하게, 상기 클럭 배선들이 형성될 수 있다.

[0072] 도 3a 및 도 3b를 다시 참조하면, 상기 제1 내지 제4 연성 필름들(FL1 내지 FL4)은 모두 서로 동일한 필름일 수 있다. 도면에 도시된 바와 같이 상기 클럭 배선과 상기 제1 내지 제4 연성 필름들(FL1 내지 FL4)이 연결되는 부분의 배선 설계를 구성하면, 상기 제1 내지 제4 연성 필름들(FL1 내지 FL4)을 모두 동일한 필름을 사용하여 형성할 수 있다.

[0073] 상기 제1 내지 제4 연성 필름들(FL1 내지 FL4)은 각각 제1 내지 제n 배선들(LN1 내지 LNn)을 포함할 수 있다.

[0074] 구체적으로, 상기 제1 연성 필름(FL1)은 상기 게이트 구동부(220)로부터 연장된 상기 제1 내지 제n 클럭 배선들(CLK1 내지 CLKn)과 상기 제1 배선(LN1) 내지 제n 배선(LNn)이 연결될 수 있고, 이에 따라, 상기 제1 연성 필름(FL1)의 상기 제1 배선(LN1) 내지 제a 배선(미도시)이 상기 제1 내지 제a 클럭 배선들(CLK1 내지 CLKa)의 일부가 되어 상기 제1 내지 제a 게이트 신호 생성부(ASG1 내지 ASGa)에 연결될 수 있다.

[0075] 또한, 상기 제2 연성 필름(FL2)은 상기 제1 연성 필름(FL1)을 통해 연장된 상기 제a 내지 제n-a 클럭 배선들(CLKa 내지 CLKn-a)과 상기 제1 배선(LN1) 내지 제 n-a 배선(LNn-a)이 연결될 수 있고, 이에 따라, 상기 제2 연성 필름(FL2)의 상기 제1 배선(LN1) 내지 제n-a 배선(LNn-a)이 상기 제a+1 내지 제n 클럭 배선들(CLK1 내지 CLKn)의 일부가 되어 상기 제a+1 내지 제n 게이트 신호 생성부(ASGa+1 내지 ASGn)에 연결될 수 있다. 이때, 상기 제2 연성 필름(FL2)의 제n-a+1 배선 내지 제n 배선(LNn)은 더미부(DP)로써, 클럭 배선과 연결되지 않고 플로팅(floating)될 수 있다.

[0076] 한편, 도면상에서는 상기 제1 및 제2 연성 필름(FL1, FL2)에 대해서만 설명하였으나, 상기 제3 및 제4 연성 필름(FL3, FL4)의 경우도 상기 제1 및 제2 연성 필름(FL1, FL2)과 유사하게, 상기 클럭 배선들과 연성 필름 상의 배선들이 연결될 수 있다. 이에 따라 상기 제1 내지 제4 연성 필름들(FL1 내지 FL4)이 모두 동일한 필름으로 형성될 수 있으며, 하나의 필름 설계로 적용할 수 있으므로, 제조 비용이 절감될 수 있다.

[0077] 도 4는 본 발명의 일 실시예에 따른 표시 장치의 평면도이다. 도 5는 도 4 표시 장치의 좌측 상부 및 우측 상부의 부분 확대도이다.

[0078] 도 4 및 5를 참조하면, 상기 표시 장치는 좌측 클럭 배선(CLK_L), 우측 클럭 배선(CLK_R), 좌측 게이트 신호 생성부(ASG_L), 우측 게이트 신호 생성부(ASG_R) 및 제1 내지 제8 연성 필름(FL1 내지 FL8)을 제외하고 도 1 내지

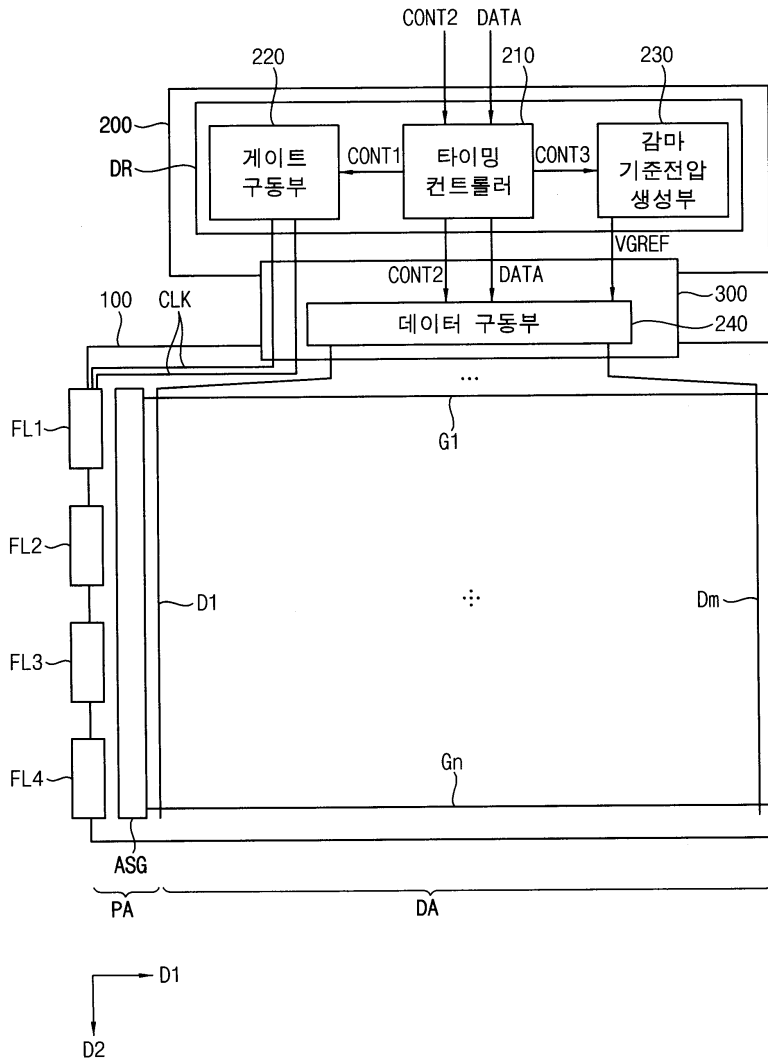
3의 표시 장치와 실질적으로 동일할 수 있다. 따라서 반복되는 설명은 간략히 하거나 생략한다.

- [0079] 상기 표시 장치는 표시 패널(100), 구동 기관(200), 타이밍 컨트롤러(210), 게이트 구동부(220) 및 감마 기준 전압 생성부(230)를 포함하는 구동 회로부(DR), 좌측 게이트 신호 생성부(ASG_L), 우측 게이트 신호 생성부(ASG_R), 데이터 구동부(240), 전압 생성부(미도시), 제1 연성 필름(FL1), 제2 연성 필름(FL2), 제3 연성 필름(FL3), 제4 연성 필름(FL4), 제5 연성 필름(FL5), 제6 연성 필름(FL6), 제7 연성 필름(FL7), 제8 연성 필름(FL8) 및 연성회로기관(300)을 포함할 수 있다.
- [0080] 상기 표시 패널(100)은 영상을 표시하는 표시부 및 상기 표시부(DA)에 이웃하여 배치되는 비표시 영역인 좌측 및 우측 주변부(PA1, PA2)를 포함할 수 있다.
- [0081] 상기 표시 패널(100)은 복수의 게이트 라인들(G1, Gn), 복수의 데이터 라인들(D1, Dm) 및 상기 게이트 라인들(G1, Gn)과 상기 데이터 라인들(D1, Dm) 각각에 전기적으로 연결된 복수의 단위 픽셀들을 포함할 수 있다.
- [0082] 상기 구동 기관(200)은 상기 연성회로기관(300)에 의해, 상기 표시 패널(100)과 연결될 수 있다. 상기 구동 기관(200) 상에는 상기 구동 회로부(DR)가 실장될 수 있다. 상기 구동 회로부(DR)는 상기 타이밍 컨트롤러(210), 상기 게이트 구동부(220) 및 상기 감마 기준 전압 생성부(230)를 포함할 수 있다.
- [0083] 상기 게이트 라인들은 제1 게이트 라인(G1), 제a 게이트 라인(Ga), 제a+1 게이트 라인(Ga+1), 및 제n 게이트 라인(Gn)을 포함할 수 있다. (여기서 a, n은 1<a, a+1<n을 만족하는 자연수)
- [0084] 상기 좌측 게이트 신호 생성부(ASG_L)는 제1 좌측 게이트 신호 생성부(ASG_L1), 제2 좌측 게이트 신호 생성부(ASG_L2), 제a 좌측 게이트 신호 생성부(ASGa_L), 제a+1 좌측 게이트 신호 생성부(ASGa+1_L)를 포함할 수 있다. 도시되지 않았으나 상기 좌측 게이트 신호 생성부(ASG_L)는 상기 제n 게이트 라인(Gn)에 대응되는 제n 좌측 게이트 신호 생성부를 더 포함할 수 있다.
- [0085] 상기 우측 게이트 신호 생성부(ASG_R)는 제1 우측 게이트 신호 생성부(ASG_R1), 제2 우측 게이트 신호 생성부(ASG_R2), 제a 우측 게이트 신호 생성부(ASGa_R), 제a+1 우측 게이트 신호 생성부(ASGa+1_R)를 포함할 수 있다. 도시되지 않았으나 상기 우측 게이트 신호 생성부(ASG_R)는 상기 제n 게이트 라인(Gn)에 대응되는 제n 우측 게이트 신호 생성부를 더 포함할 수 있다.
- [0086] 클럭 배선은 좌측 클럭 배선(CLK_L) 및 우측 클럭 배선(CLK_R)을 포함할 수 있다. 상기 좌측 클럭 배선은 제1 좌측 클럭 배선(CLK_L1), 제a 좌측 클럭 배선(CLK_La), 제a+1 좌측 클럭 배선(CLK_La+1) 및 제n 좌측 클럭 배선(미도시)을 포함할 수 있다. 상기 우측 클럭 배선은 제1 우측 클럭 배선(CLK_R1), 제a 우측 클럭 배선(CLK_Ra), 제a+1 좌측 클럭 배선(CLK_Ra+1) 및 제n 우측 클럭 배선(미도시)을 포함할 수 있다.
- [0087] 상기 좌측 클럭 배선(CLK_L)은 도 1 내지 3의 표시 장치의 클럭 배선과 동일하게 배치될 수 있고, 상기 우측 클럭 배선(CLK_R)은 상기 좌측 클럭 배선(CLK_L)과 좌우 대칭으로 형성될 수 있다. 이에 따라 각각의 상기 게이트 라인은 상기 좌측 클럭 배선(CLK_L) 및 상기 좌측 게이트 신호 생성부(ASG_L)을 통해 좌측 방향으로부터 게이트 신호를 수신하고, 이와 동시에 상기 우측 클럭 배선(CLK_R) 및 상기 우측 게이트 신호 생성부(ASG_R)을 통해 우측 방향으로부터 상기 게이트 신호를 수신하므로, 상기 표시 장치가 대형화 되더라도 상기 게이트 신호의 딜레이에 의한 표시 품질 저하를 방지할 수 있다.
- [0088] 또한, 상기 좌측 및 우측 클럭 배선(CLK_L, CLK_R)의 대부분이 상기 제1 내지 제8 연성 필름(FL1 내지 FL8)에 형성되고, 상기 제1 내지 제8 연성 필름(FL1 내지 FL8)들에 형성되는 회로 배선들은 일반적으로 상기 표시 패널(100)에 집적되는 회로 배선 대비 저항값이 작아 로드(load)가 작을 수 있다. 이에 따라, 상기 표시 장치가 대형화 되더라도 상기 클럭 신호의 딜레이에 의한 표시 품질 저하를 방지할 수 있다.
- [0089] 또한, 상기 좌측 및 우측 클럭 배선(CLK_L, CLK_R)의 대부분이 상기 제1 내지 제8 연성 필름(FL1 내지 FL8)에 형성되므로, 상기 좌측 및 우측 클럭 배선(CLK_L, CLK_R) 전체가 상기 표시 패널(100)의 좌측 및 우측 주변부(PA1, PA2)에 형성된 경우에 비해 비표시 영역인 상기 좌측 및 우측 주변부(PA1, PA2)의 크기가 줄어들 수 있다. 이에 따라 베젤 폭이 줄어든 표시 장치를 제공할 수 있다.
- [0090] 도 6는 본 발명의 일 실시예에 따른 표시 장치의 평면도이다. 도 7는 도 표시 장치의 좌측 상부의 부분 확대도이다.
- [0091] 도 6을 참조하면, 상기 표시 장치는 연성 필름(FL) 및 클럭 배선(CLK)를 제외하고 도 1 내지 3의 표시 장치와 실질적으로 동일하다. 따라서 반복되는 설명은 간략히 하거나 생략한다.

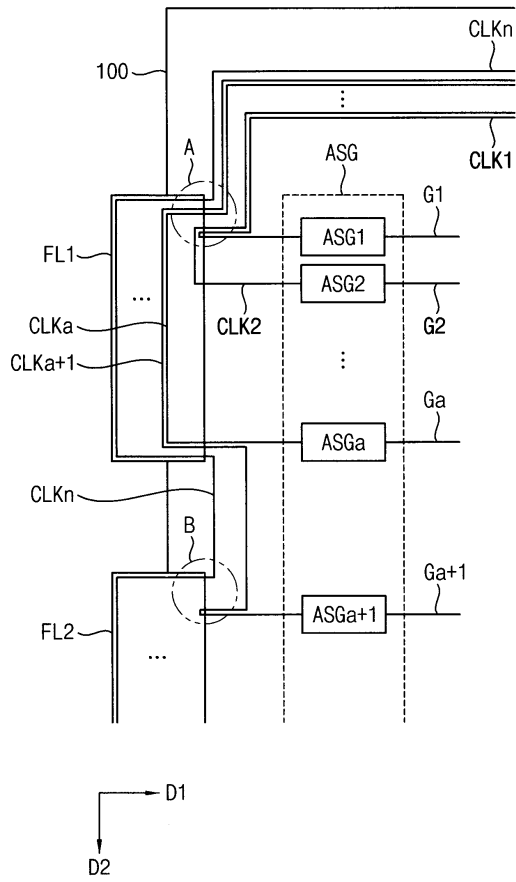
- [0092] 상기 표시 장치는 표시 패널(100), 구동 기관(200), 타이밍 컨트롤러(210), 게이트 구동부(220) 및 감마 기준 전압 생성부(230)를 포함하는 구동 회로부(DR), 좌측 게이트 신호 생성부(ASG_L), 우측 게이트 신호 생성부(ASG_R), 데이터 구동부(240), 전압 생성부(미도시), 제1 연성 필름(FL1), 제2 연성 필름(FL2), 제3 연성 필름(FL3), 제4 연성 필름(FL4), 제5 연성 필름(FL5), 제6 연성 필름(FL6), 제7 연성 필름(FL7), 제8 연성 필름(FL8) 및 연성회로기관(300)을 포함할 수 있다.
- [0093] 상기 표시 패널(100)은 영상을 표시하는 표시부 및 상기 표시부(DA)에 이웃하여 배치되는 비표시 영역인 주변부(PA)를 포함할 수 있다.
- [0094] 상기 표시 패널(100)은 복수의 게이트 라인들(G1, Gn), 복수의 데이터 라인들(D1, Dm) 및 상기 게이트 라인들(G1, Gn)과 상기 데이터 라인들(D1, Dm) 각각에 전기적으로 연결된 복수의 단위 픽셀들을 포함할 수 있다.
- [0095] 상기 연성 필름(FL)은 도 1의 표시 장치의 제1 내지 제4 연성 필름과 달리 하나의 필름으로 형성될 수 있다. 다른 실시예에 따르면, 상기 연성 필름(FL)은 도 1의 표시 장치와 유사하게 복수의 연성 필름들로 나뉘어져 형성될 수 있다.
- [0096] 상기 연성 필름(FL)은 상기 구동 기관(200)과 연결되고, 상기 표시 패널(100)의 제1 방향(D1)의 일측에 상기 게이트 신호 생성부(ASG)에 인접하여 상기 표시 패널(100)과 연결될 수 있다.
- [0097] 상기 클럭 배선(CLK)은 상기 구동 기관(200) 상의 상기 게이트 구동부(220)로부터 상기 구동 기관(200), 상기 연성 필름(FL), 상기 표시 패널(100)의 상기 주변 영역(PA)을 통해 연장되어 상기 게이트 신호 생성부(ASG)에 연결될 수 있다.
- [0098] 도 8은 본 발명의 일 실시예에 따른 표시 장치의 측단면도이다.
- [0099] 도 8을 참조하면, 상기 표시 장치의 제1 연성 필름(FL1)은 c자 형으로 구부러져, 상기 단면도 상에서 표시 패널(100)의 가장자리가 상기 제1 연성 필름(FL1)의 양 끝단 사이에 배치될 수 있다. 이에 따라 표시부(DA)에 인접하는 비표시 영역인 주변부(PA)의 두께가 줄어들 수 있다.
- [0100] 도 9는 본 발명의 일 실시예에 따른 표시 장치의 측단면도이다.
- [0101] 도 9를 참조하면, 상기 표시 장치의 제1 연성 필름(FL1)은 표시 패널(100)의 측면 상에 사이드 본딩(side bonding)되고, 상기 표시 패널(100)의 후면 방향으로 구부러져, 상기 제1 연성 필름(FL1)이 상기 표시 패널(100)의 측면 및 후면 상에 배치될 수 있다. 이에 따라 표시부(DA)에 인접하는 비표시 영역인 주변부(PA)의 두께가 줄어들 수 있다. 상기 사이드 본딩은 상기 표시 패널(100) 측면 상에 배선이 노출되면, 상기 노출된 배선 상에 상기 제1 연성 필름(FL1)의 배선부가 전기적으로 연결되도록, 도전성 테이프 등을 이용하여 부착시키는 등의 알려진 다양한 방법이 사용될 수 있다.
- [0102] 도 10a 및 도 10b는 종래 기술에 따른 표시 장치의 주변부의 폭과 본 발명의 일 실시예에 따른 표시 장치의 주변부의 폭을 비교하기 위한 도면들이다.
- [0103] 도 10a를 참조하면, 종래 기술에 따른 표시 장치는 클럭 배선들(CLK1, CLK2, ..., CLKn)이 제2 방향(D2)으로 연장되기 위한 공간(PA2)이 필요하며, 이에 따라 비표시 영역인 주변부(PA)가 게이트 신호 생성부(ASG)를 위한 공간(PA1) 및 상기 클럭 배선들을 위한 공간(PA2)을 포함하게 되어, 상기 주변부(PA)의 제1 방향(D1)으로의 폭이 증가하게 된다.
- [0104] 반면, 도 10b를 참조하면, 본 발명의 일 실시예에 따른 표시 장치는 클럭 배선들 (CLK1, CLK2, ..., CLKn)이 상기 제2 방향(D2)으로 연장되는 구간이 제1 연성 필름(FL1) 상에 형성되고, 상기 제1 연성 필름(FL1)이 상기 표시 패널(100)에 연결되기 위한 공간(PA2) 및 상기 게이트 신호 생성부(ASG)를 위한 공간(PA1) 만 필요하므로, 상기 주변부(PA)의 상기 제1 방향(D1)으로의 폭이 감소 할 수 있다.
- [0105] 도 11은 본 발명의 일 실시예에 따른 표시 장치 제1 연성 필름의 평면도이다.
- [0106] 도 11을 참조하면, 상기 제1 연성 필름(FL1)은 저항부(R1, R2, R3,)를 제외하고, 도1 내지 3의 표시 장치의 제1 연성 필름(FL1)과 실질적으로 동일할 수 있다. 따라서 반복되는 설명은 생략한다.
- [0107] 상기 제1 연성 필름(FL1)은 제1 클럭 배선(CLK1), 제2 클럭 배선(CLK2), 제3 클럭 배선(CLK3), 제n 클럭 배선(CLKn)을 포함할 수 있다. 상기 제1 클럭 배선(CLK1)은 제1 저항부(R1)를 포함하고, 상기 제2 클럭 배선(CLK2)은 제2 저항부(R2)를 포함하고, 상기 제3 클럭 배선(CLK3)은 제3 저항부(R3)를 포함할 수 있다. 각각의 상기 제

도면

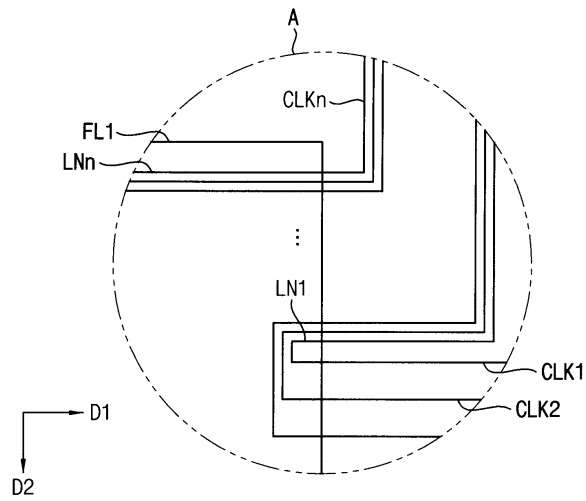
도면1



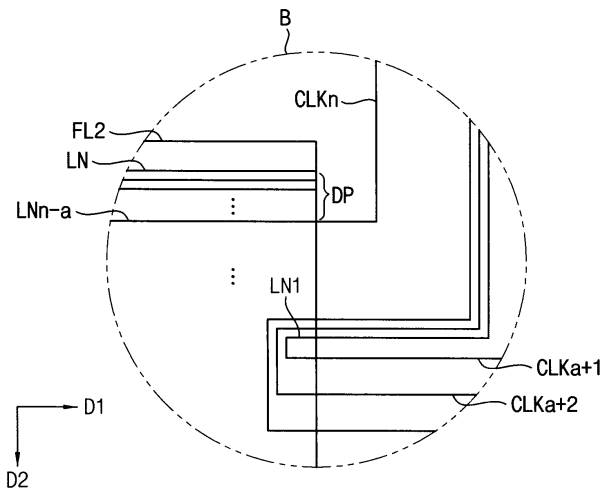
도면2



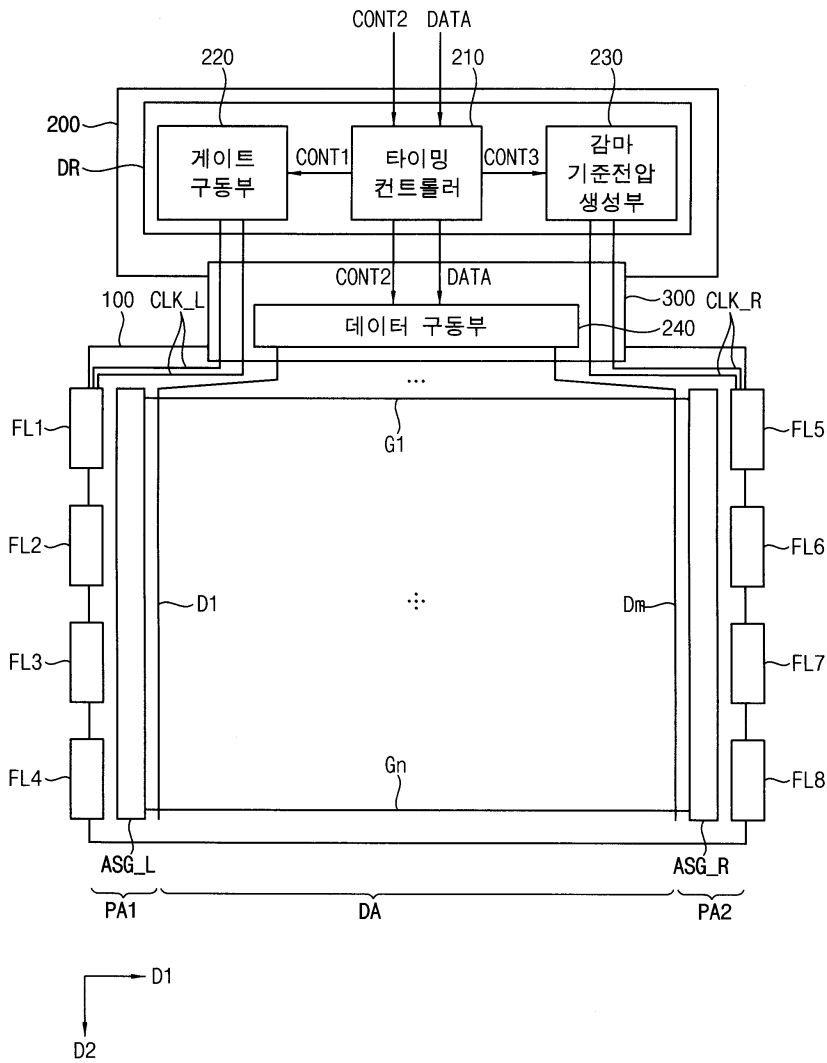
도면3a



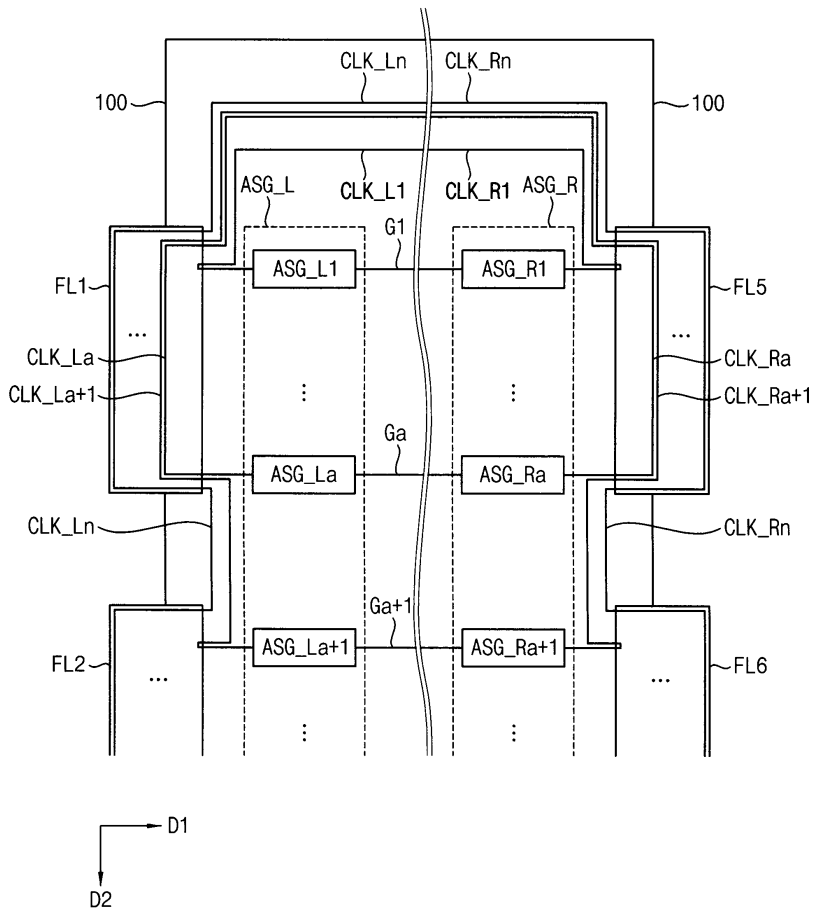
도면3b



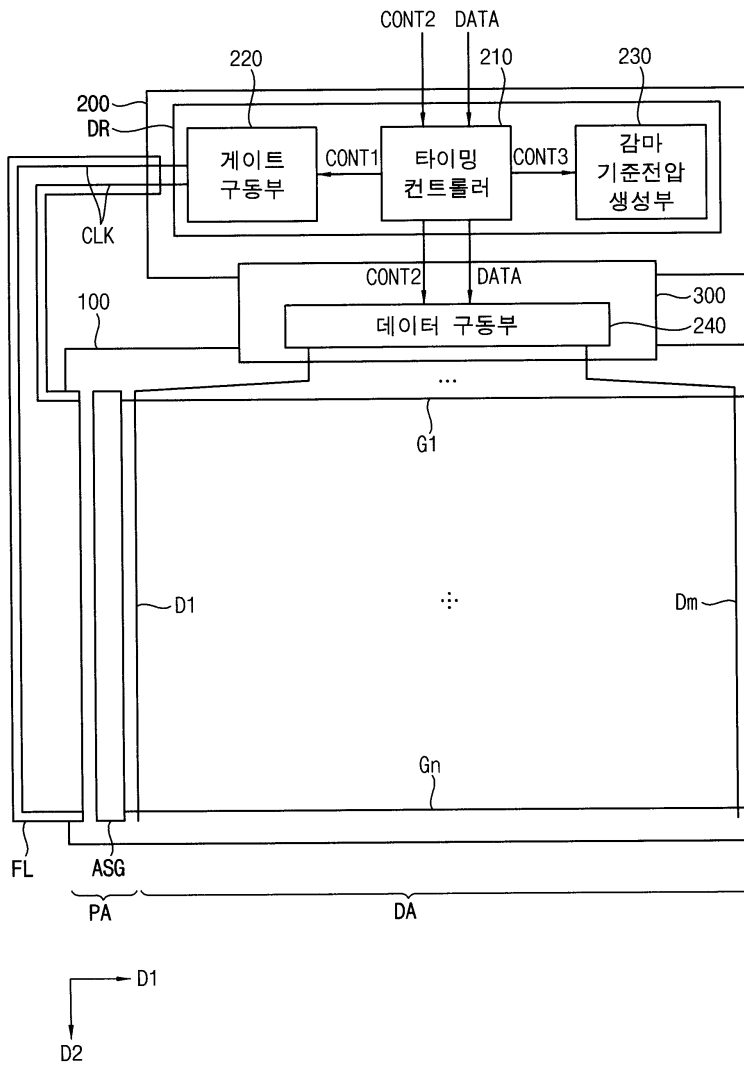
도면4



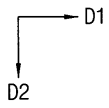
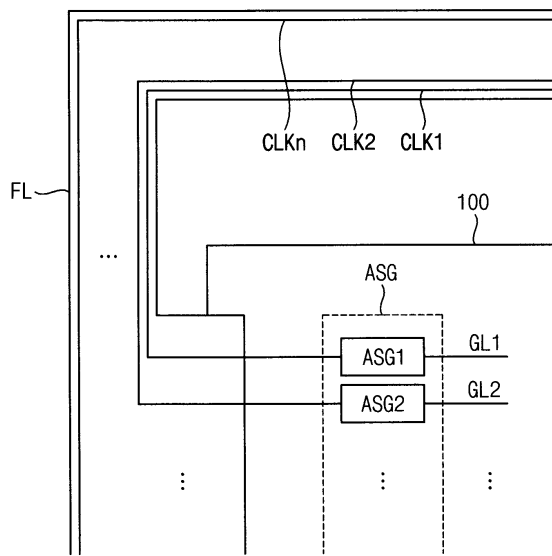
도면5



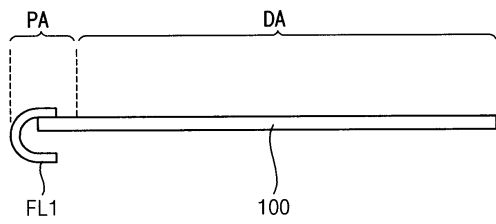
도면6



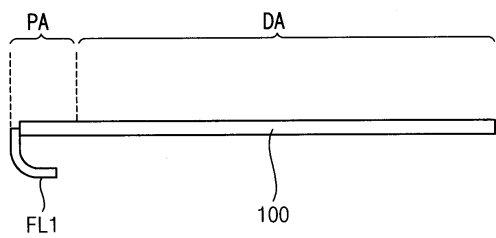
도면7



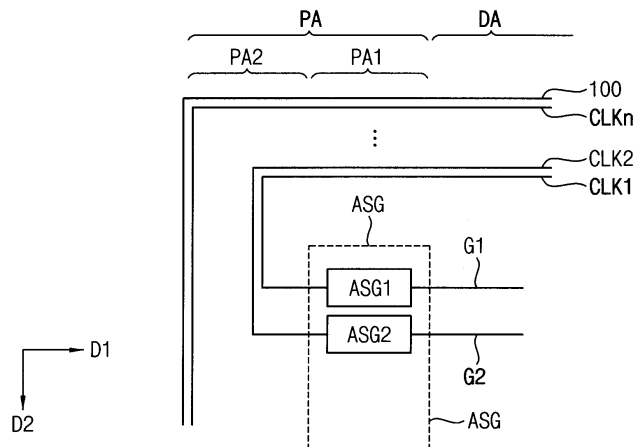
도면8



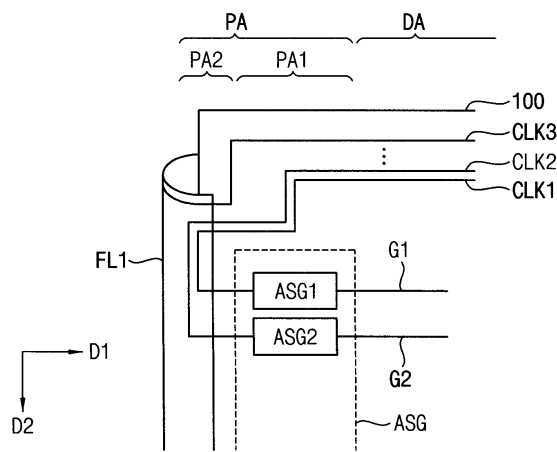
도면9



도면10a



도면10b



도면11

