



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2025년09월05일
(11) 등록번호 10-2856277
(24) 등록일자 2025년09월02일

(51) 국제특허분류(Int. Cl.)
H03F 1/26 (2006.01) H03F 1/22 (2006.01)
H03F 3/193 (2006.01)
(52) CPC특허분류
H03F 1/26 (2013.01)
H03F 1/223 (2013.01)
(21) 출원번호 10-2023-0092935
(22) 출원일자 2023년07월18일
심사청구일자 2023년07월18일
(65) 공개번호 10-2025-0012858
(43) 공개일자 2025년01월31일
(56) 선행기술조사문헌
A Low Power Mutual Noise-Canceling Receiver
Front-End, Technical Report No.
UCB/EECS-2019-86*
KR100705326 B1*
CN1905378 A*
KR1020180094562 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
국립한밭대학교 산학협력단
대전광역시 유성구 동서대로 125 (덕명동)
(72) 발명자
한정환
대전광역시 유성구 죽동로 321, 103동 1305호
김주성
대전광역시 유성구 상대복용로29번길 51, 207동 703호
김철영
대전광역시 서구 도안북로 136, 103동 1504호
(74) 대리인
특허법인 플러스

전체 청구항 수 : 총 6 항

심사관 : 이준건

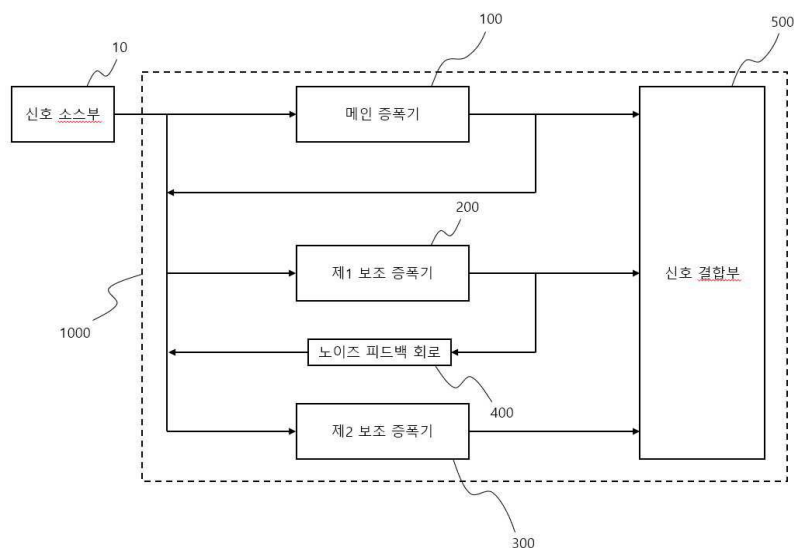
(54) 발명의 명칭 광대역 저잡음 증폭기

(57) 요약

본 발명은 광대역 저잡음 증폭기에 관한 것으로, 보다 상세하게는 내부 저항을 포함하고 소스 신호를 제공하는 신호 소스부에 연결되는 광대역 저잡음 증폭기에 있어서, 상기 소스 신호를 병렬로 입력 받아 증폭된 신호를 각각 출력하는 메인 증폭기, 제1 보조 증폭기 및 제2 보조 증폭기, 상기 제1 보조 증폭기의 입출력에 병렬 연결된

(뒷면에 계속)

대표도 - 도1



노이즈 피드백 회로 및 상기 메인 증폭기, 제1 보조 증폭기 및 제2 보조 증폭기의 출력과 연결되어 상기 메인 증폭기, 제1 보조 증폭기 및 제2 보조 증폭기의 출력 신호를 연산하는 신호 결합부를 포함하되, 상기 메인 증폭기의 출력 신호와 상기 제1 보조 증폭기 및 제2 보조 증폭기의 출력 신호는 서로 반전되고, 상기 제1 보조 증폭기 및 제2 보조 증폭기의 출력 신호는 서로 비반전되며, 상기 노이즈 피드백 회로는 상기 신호 결합부의 출력에 상기 메인 증폭기의 노이즈와 상기 제1 보조 증폭기의 노이즈가 상쇄되는 조건인 잡음 상쇄 조건을 만족하는 피드백 저항을 포함하는 것을 특징으로 한다.

(52) CPC특허분류

H03F 3/193 (2013.01)

H03F 2200/294 (2013.01)

H03F 2200/36 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호 1711179972

과제번호 2022R1A4A3029433

부처명 과학기술정보통신부

과제관리(전문)기관명 한국연구재단

연구사업명 기초연구실지원사업

연구과제명 확장성, 신뢰성 갖춘 양자컴퓨터 실현을 위한 극저온CMOS Interconnect Electronics

개발

기 여 율 1/1

과제수행기관명 한밭대학교

연구기간 2022.06.01 ~ 2025.02.28

명세서

청구범위

청구항 1

내부 저항을 포함하고 소스 신호를 제공하는 신호 소스부에 연결되는 광대역 저잡음 증폭기에 있어서,
 상기 소스 신호를 병렬로 입력 받아 증폭된 신호를 각각 출력하는 메인 증폭기, 제1 보조 증폭기 및 제2 보조 증폭기;
 상기 제1 보조 증폭기의 입출력에 병렬 연결된 노이즈 피드백 회로; 및
 상기 메인 증폭기, 제1 보조 증폭기 및 제2 보조 증폭기의 출력과 연결되어 상기 메인 증폭기, 제1 보조 증폭기 및 제2 보조 증폭기의 출력 신호를 연산하는 신호 결합부;를 포함하되,
 상기 메인 증폭기의 출력 신호와 상기 제1 보조 증폭기 및 제2 보조 증폭기의 출력 신호는 서로 반전되고, 상기 제1 보조 증폭기 및 제2 보조 증폭기의 출력 신호는 서로 비반전되며,
 상기 메인 증폭기는,
 상기 소스 신호를 입력 받아 비반전된 증폭 신호를 출력하고,
 상기 제1 보조 증폭기 및 제2 보조 증폭기는,
 상기 소스 신호를 입력 받아 반전된 증폭 신호를 출력하며,
 상기 노이즈 피드백 회로는,
 상기 신호 결합부의 출력에 상기 메인 증폭기의 노이즈와 상기 제1 보조 증폭기의 노이즈가 상쇄되는 조건인 잡음 상쇄 조건을 만족하는 피드백 저항을 포함하는 것
 을 특징으로 하는 광대역 저잡음 증폭기.

청구항 2

삭제

청구항 3

제1항에 있어서,
 상기 메인 증폭기는,
 소스와 드레인이 각각 상기 신호 소스부 및 신호 결합부에 연결되고, 상기 내부 저항에 의해 상기 메인 증폭기의 입력과 출력의 위상이 180° 다른 노이즈가 생성되는 공통 게이트 증폭기인 것
 을 특징으로 하는 광대역 저잡음 증폭기.

청구항 4

제1항에 있어서,
 상기 제1 보조 증폭기 및 제2 보조 증폭기는,
 게이트와 드레인이 각각 상기 신호 소스부 및 신호 결합부에 연결된 공통 소스 증폭기인 것
 을 특징으로 하는 광대역 저잡음 증폭기.

청구항 5

제1항에 있어서,

상기 신호 결합부는,

상기 제1 보조 증폭기 및 제2 보조 증폭기의 출력 신호를 가산하고, 상기 가산된 출력 신호와 상기 메인 증폭기의 출력 신호를 감산하는 것

을 특징으로 하는 광대역 저잡음 증폭기.

청구항 6

제1항에 있어서,

상기 광대역 저잡음 증폭기는,

일단이 전원에 연결되고, 타단이 상기 메인 증폭기의 출력에 연결된 제1 풀업 저항;

일단이 전원에 연결되고, 타단이 상기 제1 보조 증폭기의 출력에 연결된 제2 풀업 저항; 및

일단이 전원에 연결되고, 타단이 상기 제2 보조 증폭기의 출력과 연결된 제3 풀업 저항을 포함하는 것

을 특징으로 하는 광대역 저잡음 증폭기.

청구항 7

제6항에 있어서,

상기 노이즈 피드백 회로는,

상기 제1 풀업 저항과 동일한 저항값을 갖는 피드백 저항을 포함하는 것

을 특징으로 하는 광대역 저잡음 증폭기.

발명의 설명

기술 분야

[0001] 본 발명은 광대역 저잡음 증폭기에 관한 것으로, 보다 상세하게는 증폭기에서 발생하는 노이즈를 상쇄시켜 잡음 지수 특성을 개선할 수 있는 광대역 저잡음 증폭기에 관한 것이다.

배경 기술

[0002] 최근, 무선통신기술이 발전함에 따라 고주파, 고감도의 특성을 가진 고성능 통신에 대한 수요가 지속적으로 확대되고, 이에 따라 여러 가지 통신 시스템에 적용되는 저잡음 증폭기에 대한 중요성이 대두되고 있다.

[0003] 일반적으로, 저잡음 증폭기는 광대역 특성을 가지는 공통 게이트(Common-Gate, CG) 증폭기나 저항 피드백(Resistive-Feedback)을 이용한 잡음 상쇄(Noise Cancellation) 기술을 적용해왔다.

[0004] 기존의 광대역 저잡음 증폭기의 경우, 메인 증폭기에 보조 증폭기인 공통 소스(Common-Source, CS) 증폭기를 연결하여 메인 증폭기에서 발생하는 잡음을 상쇄하지만, 추가된 보조 증폭기에서 발생하는 잡음을 상쇄하지 못하기 때문에 추가 잡음 기여가 발생하고, 이로 인해 전체적인 증폭기의 잡음 지수 특성을 개선하는 데에 한계가 있다.

선행기술문헌

특허문헌

[0005] (특허문헌 0001) 한국 등록특허공보 제10-1038854호("광대역 저잡음 증폭기", 공고일 2011.05.27.)

발명의 내용

해결하려는 과제

[0006] 본 발명은 상기한 바와 같은 문제점을 해결하기 위해 안출된 것으로, 본 발명에 의한 광대역 저잡음 증폭기는, 기존 광대역 저잡음 증폭기에 보조 증폭기를 더 추가함으로써 메인 증폭기에서 발생하는 잡음뿐만 아니라 보조 증폭기에서 발생하는 잡음을 동시에 상쇄시켜 전체적인 증폭기의 잡음 지수 특성을 개선할 수 있는 광대역 저잡음 증폭기에 관한 것이다.

과제의 해결 수단

[0007] 상기한 바와 같은 문제점을 해결하기 위한 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기는, 내부 저항을 포함하고 소스 신호를 제공하는 신호 소스부에 연결되는 광대역 저잡음 증폭기에 있어서, 상기 소스 신호를 병렬로 입력 받아 증폭된 신호를 각각 출력하는 메인 증폭기, 제1 보조 증폭기 및 제2 보조 증폭기, 상기 제1 보조 증폭기의 입출력에 병렬 연결된 노이즈 피드백 회로 및 상기 메인 증폭기, 제1 보조 증폭기 및 제2 보조 증폭기의 출력과 연결되어 상기 메인 증폭기, 제1 보조 증폭기 및 제2 보조 증폭기의 출력 신호를 연산하는 신호 결합부를 포함하되, 상기 메인 증폭기의 출력 신호와 상기 제1 보조 증폭기 및 제2 보조 증폭기의 출력 신호는 서로 반전되고, 상기 제1 보조 증폭기 및 제2 보조 증폭기의 출력 신호는 서로 비반전되며, 상기 노이즈 피드백 회로는 상기 신호 결합부의 출력에 상기 메인 증폭기의 노이즈와 상기 제1 보조 증폭기의 노이즈가 상쇄되는 조건인 잡음 상쇄 조건을 만족하는 피드백 저항을 포함하는 것을 특징으로 한다.

[0008] 또한, 상기 메인 증폭기는 상기 소스 신호를 입력 받아 비반전된 증폭 신호를 출력하고, 상기 제1 보조 증폭기 및 제2 보조 증폭기는 상기 소스 신호를 입력 받아 반전된 증폭 신호를 출력하는 것을 특징으로 한다.

[0009] 또한, 상기 메인 증폭기는 소스와 드레인이 각각 상기 신호 소스부 및 신호 결합부에 연결되고, 상기 내부 저항에 의해 상기 메인 증폭기의 입력과 출력의 위상이 180° 다른 노이즈가 생성되는 공통 게이트 증폭기인 것을 특징으로 한다.

[0010] 또한, 상기 제1 보조 증폭기 및 제2 보조 증폭기는 게이트와 드레인이 각각 상기 신호 소스부 및 신호 결합부에 연결된 공통 소스 증폭기인 것을 특징으로 한다.

[0011] 또한, 상기 신호 결합부는 상기 제1 보조 증폭기 및 제2 보조 증폭기의 출력 신호를 가산하고, 상기 가산된 출력 신호와 상기 메인 증폭기의 출력 신호를 감산하는 것을 특징으로 한다.

[0012] 또한, 상기 광대역 저잡음 증폭기는 일단이 전원과 연결되고, 타단이 상기 메인 증폭기의 출력에 연결된 제1 풀업 저항, 일단이 전원과 연결되고, 타단이 상기 제1 보조 증폭기의 출력에 연결된 제2 풀업 저항 및 일단이 전원과 연결되고 타단이 상기 제2 보조 증폭기의 출력과 연결된 제3 풀업 저항을 포함하는 것을 특징으로 한다.

[0013] 또한, 상기 노이즈 피드백 회로는 상기 제1 보조 증폭기의 입력과 출력에 각각 일단과 타단이 연결되고, 상기 제1 풀업 저항과 동일한 저항값을 갖는 피드백 저항을 포함하는 것을 특징으로 한다.

발명의 효과

[0014] 상기한 바와 같은 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기에 의하면, 메인 증폭기에서 발생하는 잡음뿐만 아니라 보조 증폭기에서 발생하는 잡음까지 상쇄할 수 있는 효과가 있다.

[0015] 또한, 전체적인 증폭기의 잡음 지수 특성을 개선할 수 있는 효과가 있다.

도면의 간단한 설명

[0016] 도 1은 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기를 나타낸 개략도이다.

도 2는 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기를 나타낸 회로도이다.

도 3은 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기의 메인 증폭기에서 발생하는 노이즈의 상쇄 과정을 나타낸 예시도이다.

도 4는 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기의 제1 보조 증폭기에서 발생하는 노이즈의 상쇄 과정을 나타낸 예시도이다.

도 5는 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기의 이득에 대한 시뮬레이션 결과를 나타낸 그래프이다.

도 6은 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기의 잡음 지수를 나타낸 그래프이다.

발명을 실시하기 위한 구체적인 내용

- [0017] 상술한 본 발명의 목적, 특징 및 장점은 첨부된 도면과 관련한 다음의 실시예를 통하여 보다 분명해질 것이다. 이하의 특정한 구조 내지 기능적 설명들은 단지 본 발명의 개념에 따른 실시예를 설명하기 위한 목적으로 예시된 것으로, 본 발명의 개념에 따른 실시예들은 다양한 형태로 실시될 수 있으며 본 명세서 또는 출원에 설명된 실시예들에 한정되는 것으로 해석되어서는 아니 된다. 본 발명의 개념에 따른 실시예는 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있으므로 특정 실시예들은 도면에 예시하고 본 명세서 또는 출원에 상세하게 설명하고자 한다. 그러나, 이는 본 발명의 개념에 따른 실시예들을 특정한 개시 형태에 한정하려는 것이 아니며, 본 발명의 사상 및 기술 범위에 포함되는 모든 변경, 균등물 내지 대체물을 포함하는 것으로 이해되어야 한다. '제1 및' 또는 '제2' 등의 용어는 다양한 구성 요소들을 설명하는데 사용될 수 있지만, 상기 구성 요소들은 상기 용어들에 한정되지는 않는다. 상기 용어들은 하나의 구성 요소를 다른 구성 요소들로부터 구별하는 목적으로만, 예컨대 본 발명의 개념에 따른 권리 범위로부터 이탈되지 않은 채, 제1 구성 요소는 제2 구성 요소로 명명될 수 있고, 유사하게 제2 구성 요소는 제1 구성 요소로도 명명될 수 있다. 어떠한 구성 요소가 다른 구성 요소에 연결되어 있거나 또는 접속되어 있다고 언급된 때에는, 그 다른 구성 요소에 직접적으로 연결되어 있거나 또는 접속되어 있을 수도 있지만, 중간에 다른 구성 요소가 존재할 수도 있다고 이해되어야 할 것이다. 반면에, 어떠한 구성 요소가 다른 구성 요소에 직접 연결되어 있거나 또는 직접 접속되어 있다고 언급된 때에는, 중간에 다른 구성 요소가 존재하지 않는 것으로 이해되어야 할 것이다. 구성요소들 간의 관계를 설명하기 위한 다른 표현들, 즉 '~사이에' 와 '바로 ~사이에' 또는 '~에 인접하는' 과 '~에 직접 인접하는' 등의 표현도 마찬가지로 해석되어야 한다. 본 명세서에서 사용하는 용어는 단지 특정한 실시예를 설명하기 위해 사용된 것으로서, 본 발명을 한정하려는 의도가 아니다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서 포함하다 또는 가지다 등의 용어는 실시된 특징, 숫자, 단계, 동작, 구성 요소, 부분품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성 요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다. 다르게 정의되지 않는 한, 기술적이거나 과학적인 용어를 포함해서 여기서 사용되는 모든 용어들은 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 가지고 있다. 일반적으로 사용되는 사전에 정의되어 있는 것과 같은 용어들은 관련 기술의 문맥상 가지는 의미와 일치하는 의미를 갖는 것으로 해석되어야 하며, 본 명세서에서 명백하게 정의하지 않는 한, 이상적이거나 과도하게 형식적인 의미로 해석되지 않는다. 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 설명함으로써 본 발명을 상세히 설명하도록 한다. 각 도면에 제시된 동일한 참조부호는 동일한 부재를 나타낸다.
- [0018] 도 1은 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기를 나타낸 개략도이고, 도 2는 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기를 나타낸 회로도이다. 도 1 및 도 2를 참조하여 본 발명의 일 실시예에 따른 광대역 저잡음 증폭기를 자세히 알아보도록 한다.
- [0019] 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기(1000)는 내부 저항(11)을 포함하고 소스 신호를 제공하는 신호 소스부(10)에 연결되는 광대역 저잡음 증폭기에 있어서, 도 1에 도시된 바와 같이, 메인 증폭기(100), 제1 보조 증폭기(200), 제2 보조 증폭기(300), 노이즈 피드백 회로(400) 및 신호 결합부(500)를 포함할 수 있다.
- [0020] 각 구성에 대해서 자세히 알아보자면,
- [0021] 상기 메인 증폭기(100), 제1 보조 증폭기(200) 및 제2 보조 증폭기(300)는 상기 소스 신호를 병렬로 입력 받아 증폭된 신호를 각각 출력할 수 있다.
- [0022] 상세하게는, 상기 메인 증폭기(100)는 상기 소스 신호를 입력 받아 비반전된 증폭 신호를 출력하고, 상기 제1 보조 증폭기(200) 및 제2 보조 증폭기(300)는 상기 소스 신호를 입력 받아 반전된 증폭 신호를 출력할 수 있다.
- [0023] 상기 메인 증폭기(100)는 소스와 드레인이 각각 상기 신호 소스부(10) 및 신호 결합부(500)에 연결되고, 상기 내부 저항(11)에 의해 상기 메인 증폭기(100)의 입력과 출력의 위상이 180° 다른 노이즈가 생성되는 공통 게이

트 증폭기일 수 있으며, 상기 제1 보조 증폭기(200) 및 제2 보조 증폭기(300)는 게이트와 드레인이 각각 상기 신호 소스부(10) 및 신호 결합부(500)에 연결된 공통 소스 증폭기일 수 있다.

[0024] 상세하게는, 상기 신호 소스부(10)가 상기 메인 증폭기(100)의 소스, 제1 보조 증폭기(200)의 게이트 및 제2 보조 증폭기(300)의 게이트와 연결되고, 상기 신호 결합부(500)가 상기 메인 증폭기(100)의 드레인, 제1 보조 증폭기(200)의 드레인 및 제2 보조 증폭기(300)의 드레인과 연결될 수 있다.

[0025] 본 발명은 상기 메인 증폭기(100), 제1 보조 증폭기(200) 및 제2 보조 증폭기(300)에 대한 구성을 한정하는 것은 아니며, BJT인 경우 공통 베이스 증폭기 및 공통 이미터 증폭기일 수 있다.

[0026] 상기 노이즈 피드백 회로(400)는 상기 제1 보조 증폭기(200)의 입출력에 병렬 연결될 수 있다. 이때, 상기 노이즈 피드백 회로(400)는 상기 신호 결합부(500)의 출력에 상기 메인 증폭기(100)의 노이즈와 상기 제1 보조 증폭기(200)의 노이즈가 상쇄되는 조건인 잡음 상쇄 조건을 만족하는 피드백 저항(410)을 포함할 수 있다.

[0027] 상세하게는, 상기 노이즈 피드백 회로(400)는 상기 제1 보조 증폭기(200)의 입력과 출력에 각각 일단과 타단이 연결되고, 상기 제1 폴업 저항(600)과 동일한 저항값을 갖는 피드백 저항(410)을 포함할 수 있으며, 이에 대해서 자세히 후술하도록 한다. 여기서, 본 발명에서는 노이즈 피드백에 대한 구성을 한정하는 것은 아니며, 증폭기에 포함되거나, 별도의 구성으로 증폭기와 연결될 수 있다.

[0028] 상기 신호 결합부(500)는 기 메인 증폭기(100), 제1 보조 증폭기(200) 및 제2 보조 증폭기(300)의 출력과 연결되어 상기 메인 증폭기(100), 제1 보조 증폭기(200) 및 제2 보조 증폭기(300)의 출력 신호를 연산할 수 있다.

[0029] 상세하게는, 상기 신호 결합부(500)는 상기 제1 보조 증폭기(200) 및 제2 보조 증폭기(300)의 출력 신호를 가산하고, 상기 가산된 출력 신호와 상기 메인 증폭기(100)의 출력 신호를 감산할 수 있다.

[0030] 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기(1000)는 일단이 전원과 연결되고, 타단이 상기 메인 증폭기(100)의 출력에 연결된 제1 폴업 저항(600), 일단이 전원과 연결되고, 타단이 상기 제1 보조 증폭기(200)의 출력에 연결된 제2 폴업 저항(700) 및 일단이 전원과 연결되고 타단이 상기 제2 보조 증폭기(300)의 출력과 연결된 제3 폴업 저항(800)를 포함할 수 있다.

[0031] 이와 같이, 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기(1000)는, 메인 증폭기(100), 제1 보조 증폭기(200), 제2 보조 증폭기(300), 노이즈 피드백 회로(400) 및 신호 결합부(500)의 구성을 통해, 메인 증폭기(100)에서 발생하는 노이즈뿐만 아니라 제1 보조 증폭기(200)에서 발생하는 노이즈까지 상쇄시킬 수 있다.

[0032] 도 3은 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기의 메인 증폭기에서 발생하는 노이즈의 상쇄 과정을 나타낸 예시도이고, 도 4는 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기의 제1 보조 증폭기에서 발생하는 노이즈의 상쇄 과정을 나타낸 예시도이다. 도 3 및 도 4를 참조하여 본 발명의 일 실시예에 따른 광대역 저잡음 증폭기의 노이즈 상쇄 과정을 자세히 알아보도록 한다.

[0033] 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기(1000)는, 신호 결합부(500)에 의해 제1 보조 증폭기(200) 및 제2 보조 증폭기(300)의 출력 신호를 가산하고, 상기 가산된 신호와 상기 메인 증폭기(100)의 출력 신호를 감산함으로써, 메인 증폭기(100)의 노이즈와, 제1 보조 증폭기(200)의 노이즈를 상쇄시킨다.

[0034] 먼저, 메인 증폭기(100)의 노이즈를 상쇄시키는 과정에 대해 알아보자면,

[0035] 상기 메인 증폭기(100)의 노이즈($\overline{i_{n,AN}^2}$)는 도 3에 도시된 바와 같이, 신호 소스부(10)에 포함된 내부 저항(11)에 의해 상기 메인 증폭기(100)의 입력과 출력에 위상이 180° 다른 노이즈가 형성되고, 상기 메인 증폭기(100)의 입력에 형성된 노이즈가 제1 보조 증폭기(200) 및 제2 보조 증폭기(300)에 입력되어 각각의 반전된 노이즈가 출력된다.

[0036] 이후, 신호 결합부(500)를 통해 상기 각각의 반전된 노이즈가 가산되고, 상기 가산된 노이즈 및 상기 메인 증폭기(100)의 출력에 형성된 노이즈가 상기 신호 결합부(500)를 통해 감산되어 상기 메인 증폭기(100)의 노이즈가 상쇄된다.

[0037] 여기서, 상기 메인 증폭기(100)의 노이즈가 상쇄되는 조건은 하기의 수학식 1과 같이 계산될 수 있다.

수학식 1

$$(I_{n,M1})Z_1 - \left\{ (-I_{n,M1})Z_{IN,S} \frac{V_{O2}}{V_{IN}} + (-I_{n,M1})Z_{IN,S} \frac{V_{O3}}{V_{IN}} \right\} = 0$$

[0038]

[0039] (여기서, $I_{n,M1}$ 는 메인 증폭기(100)의 채널 노이즈값,

[0040] $Z_{IN,S}$ 는 신호 소스부(10)에 포함된 내부 저항에 대한 입력 저항값,

[0041] Z_1 는 제1 풀업 저항(600)값,

[0042] V_{IN} 는 메인 증폭기(100), 제1 보조 증폭기(200) 및 제2 보조 증폭기(300)의 입력단의 노드 전압값,

[0043] V_{O2} 는 제1 보조 증폭기(200)의 출력단과 제2 풀업 저항(700)의 노드 전압값,

[0044] V_{O3} 는 제2 보조 증폭기(300)의 출력단과 제3 풀업 저항(800)의 노드 전압값이다.)

[0045] 다음으로, 제1 보조 증폭기(200)의 노이즈를 상쇄시키는 과정에 대해 알아보자면,

[0046] 상기 제1 보조 증폭기(200)의 노이즈($\overline{i_{n,M2}^2}$)는 상기 제1 보조 증폭기(200)의 입출력에 병렬로 연결된 노이즈 피드백 회로에 의해 상기 제1 보조 증폭기(200)의 입력으로 귀환되고, 상기 귀환된 노이즈가 메인 증폭기(100) 및 제2 보조 증폭기(300)에 입력되어 각각 비반전된 노이즈 및 반전된 노이즈가 출력된다.

[0047] 이후, 신호 결합부(300)를 통해 상기 제1 보조 증폭기(200)의 노이즈와 상기 제2 보조 증폭기(300)의 반전된 노이즈가 가산되고, 상기 신호 결합부(300)를 통해 상기 가산된 노이즈 및 상기 메인 증폭기(100)의 비반전된 노이즈가 감산되어 상기 제1 보조 증폭기(200)의 노이즈가 상쇄된다.

[0048] 여기서, 상기 제1 공통 소스 증폭기(220)의 노이즈가 상쇄되는 조건은 하기의 수학식 2와 같이 계산될 수 있다.

수학식 2

$$(I_{n,M2})Z_{O2} - (I_{n,M2})Z_{O2} \frac{V_{IN}}{V_{O2}} g_{m1} Z_1 + (I_{n,M2})Z_{O2} \frac{V_{IN}}{V_{O2}} (-g_{m3} Z_3) = 0$$

[0049]

[0050] (여기서, $I_{n,M2}$ 는 제1 보조 증폭기(200)의 채널 노이즈값,

[0051] Z_1 는 제1 풀업 저항(600)값, Z_3 는 제3 풀업 저항(600)값,

[0052] Z_{O2} 는 제1 보조 증폭기(200)의 출력단과 제2 풀업 저항(700)의 노드 저항값,

[0053] V_{IN} 는 메인 증폭기(100), 제1 보조 증폭기(200) 및 제2 보조 증폭기(300)의 입력단의 노드 전압값,

[0054] V_{O2} 는 제1 보조 증폭기(200)의 출력단과 제2 풀업 저항(700)의 노드 전압값,

[0055] g_{m1} 는 메인 증폭기(100)의 트랜스컨덕턴스값,

[0056] g_{m3} 는 제2 보조 증폭기(300)의 트랜스컨덕턴스값이다.)

[0057] 상기 노이즈 피드백 회로(400)는 상기 메인 증폭기(100)의 노이즈가 상쇄되는 조건과, 상기 제1 보조 증폭기(200)의 노이즈가 상쇄되는 조건을 동시에 만족하는 피드백 저항(410)을 포함할 수 있다. 이때, 상기 노이즈 피드백 회로(400)는 상기 제1 풀업 저항(600)과 동일한 저항값을 갖는 피드백 저항(410)을 포함할 수 있다.

[0058] 상세하게는, 하기의 수학적 식 3을 적용하여 상기 공통 게이트 증폭기(210)의 노이즈 상쇄 조건과, 상기 제1 공통 소스 증폭기(220)의 노이즈 상쇄 조건을 동시에 만족하는 관계식을 도출할 수 있다.

수학적 식 3

[0059]
$$Z_{IN1} = Z_{IN2} = 2R_S$$

[0060] (여기서, Z_{IN1} 는 메인 증폭기(100)의 입력 임피던스값,

[0061] Z_{IN2} 는 제1 보조 증폭기(200) 및 제2 보조 증폭기(300)의 입력 임피던스값,

[0062] R_S 는 신호 소스부(10)에 포함된 내부 저항(11)값이다.)

[0063] 상기의 수학적 식 3을 적용하여 도출한 관계식은 하기의 수학적 식 4와 같다.

수학적 식 4

[0064]
$$Z_1 = R_F$$

[0065] (여기서, Z_1 는 제1 폴업 저항(600)값,

[0066] R_F 는 제1 보조 증폭기(200)에 연결된 피드백 저항(410)값이다.)

[0067] 이하, 도 4 및 도 5를 참조하여 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기(1000)의 시뮬레이션 결과에 대해 알아보자면,

[0068] 도 4는 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기의 이득에 대한 시뮬레이션 결과를 나타낸 그래프이다.

[0069] 도 4의 시뮬레이션 결과에서, 가로축은 입력 RF 신호의 주파수를 나타내며, 세로축은 이득(Gain, S21 파라미터)을 나타낸다. 또한, V1은 메인 증폭기(100)의 출력 신호에 대한 이득을 나타내고, V2+V3은 제1 보조 증폭기(200)의 출력 신호와 제2 보조 증폭기(300)의 출력 신호가 가산된 가산 신호에 대한 이득을 나타내며, Vout은 신호 결합부(300)에 의해 출력된 신호에 대한 이득을 나타낸다. 도 4를 참조하면, 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기(1000)의 전체 이득은 약 14dB ~ 21dB의 범위를 가지며, V2+V3의 이득 대비 약 4dB의 이득 향상이 나타남을 알 수 있다.

[0070] 도 5는 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기의 잡음 지수를 나타낸 그래프이다.

[0071] 도 5의 시뮬레이션 결과에서, 가로축은 입력 RF의 주파수를 나타내며, 세로축은 잡음 지수(Noise Figure)을 나타낸다. 또한, V1은 메인 증폭기(100)의 출력단에 대한 잡음 지수를 나타내고, V2+V3은 제1 보조 증폭기(200)의 출력 신호와 제2 보조 증폭기(300)의 출력 신호의 가산 신호 출력단의 잡음 지수를 나타내며, Vout은 신호 결합부(300)의 출력단에 대한 잡음 지수를 나타낸다. 도 5를 참조하면, 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기(1000)의 전체 잡음 지수는 약 2dB ~ 8dB의 범위를 가지며, V2+V3의 잡음 지수 대비 약 2dB의 잡음 지수 개선이 나타남을 알 수 있다.

[0072] 따라서, 도 4 및 도 5의 시뮬레이션 결과를 참조하면, 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기(1000)는, 최종 신호에 대한 이득이 향상되고, 각 증폭기에서는 다소 큰 노이즈가 존재하지만, 최종 출력단에서의 잡음 지수가 개선되는 효과가 있다.

[0073] 종합하자면, 본 발명의 일 실시예에 의한 광대역 저잡음 증폭기(1000)는, 보조 증폭기를 더 추가함으로써, 메인 증폭기에서 발생하는 잡음뿐만 아니라 보조 증폭기에서 발생하는 잡음까지 상호 상쇄가 가능한 효과가 있다.

[0074] 이상에서 본 발명의 바람직한 실시예에 대하여 설명하였으나, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것일 뿐이다. 따라서, 본 발명의 기술 사상은 개시된 각각의 실

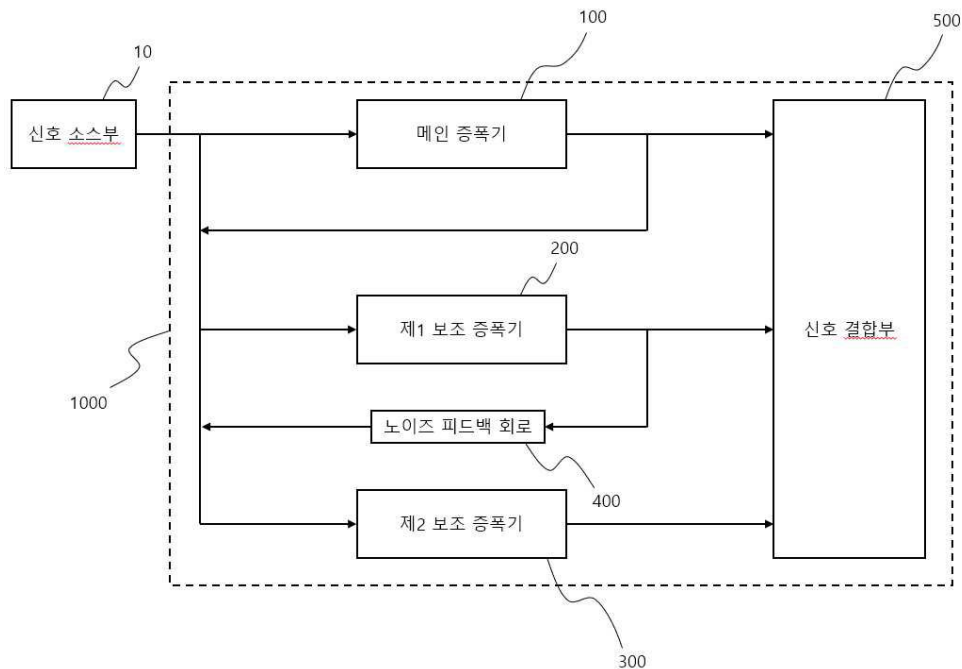
시에뿐만 아니라, 개시된 실시예들의 조합을 포함하고, 나아가, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 또한, 본 발명이 속하는 기술분야에서 통상의 지식을 가지는 자라면 첨부된 청구 범위의 사상 및 범주를 일탈함이 없이 본 발명에 대한 다수의 변경 및 수정이 가능하며, 그러한 모든 적절한 변경 및 수정은 균등물로서 본 발명의 범위에 속하는 것으로 간주되어야 할 것이다.

부호의 설명

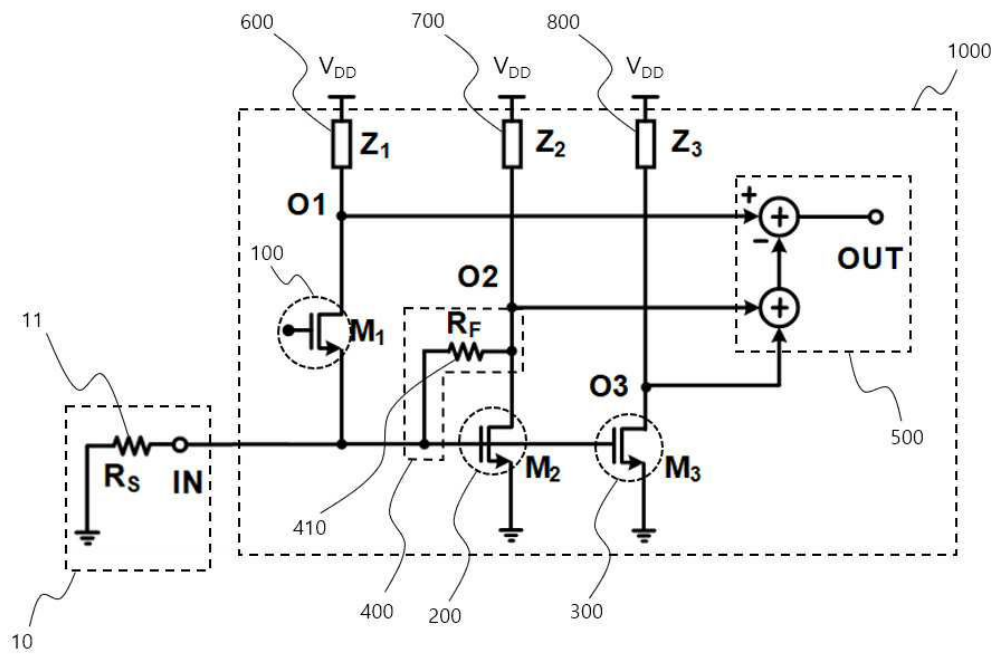
- [0075]
- 10 : 신호 소스부
 - 11 : 내부 저항
 - 100 : 메인 증폭기
 - 200 : 제1 보조 증폭기
 - 300 : 제2 보조 증폭기
 - 400 : 노이즈 피드백 회로
 - 410 : 피드백 저항
 - 500 : 신호 결합부
 - 600 : 제1 풀업 저항
 - 700 : 제2 풀업 저항
 - 800 : 제3 풀업 저항
 - 1000 : 광대역 저잡음 증폭기

도면

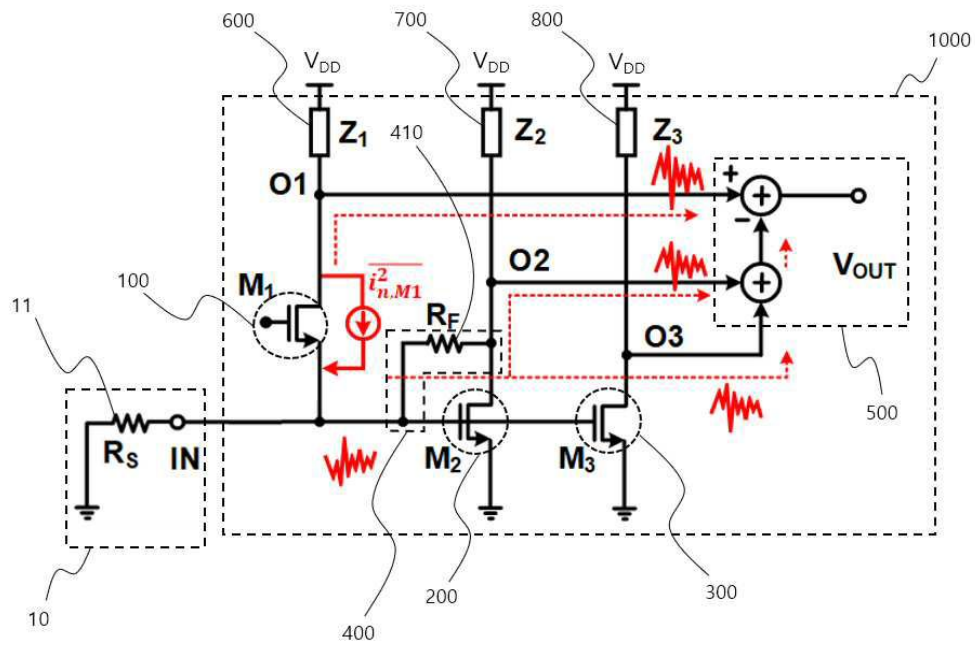
도면1



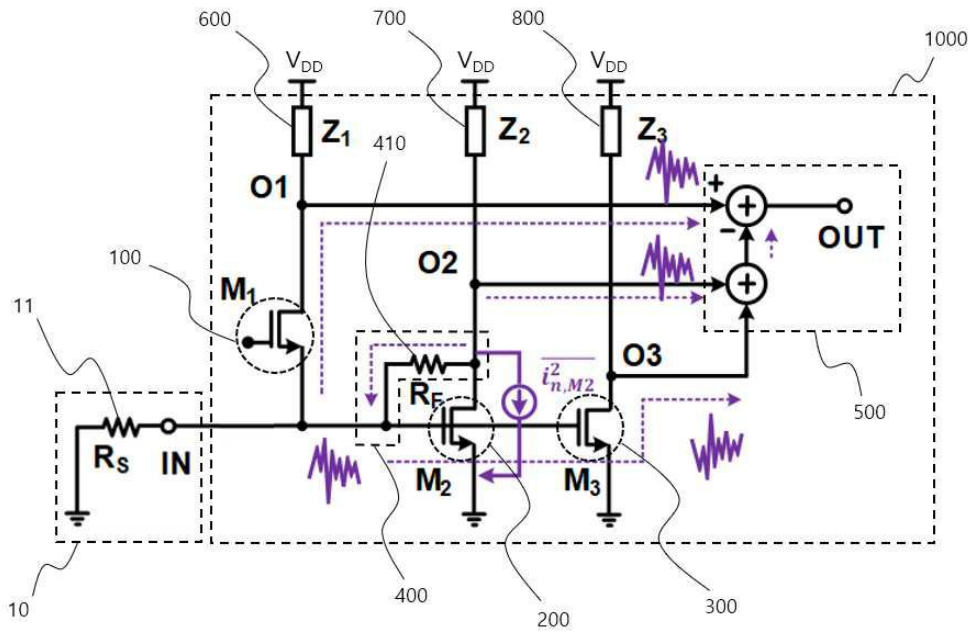
도면2



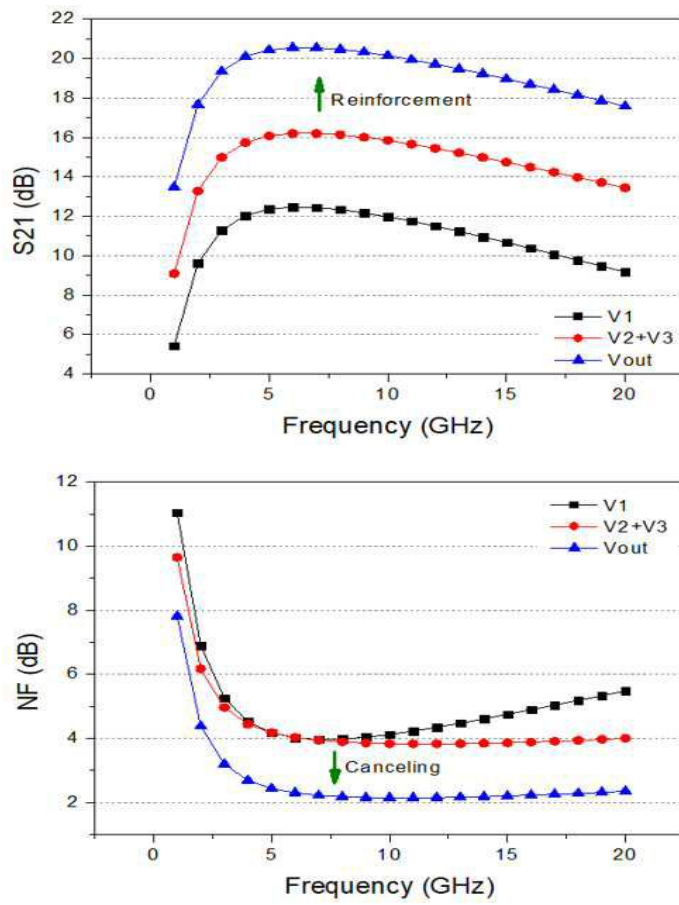
도면3



도면4



도면5



도면6

